



COPY OF PAPERS
ORIGINALLY FILED

#3

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: K. Sakuma et al.

Date: August 12, 2002

Serial No.: 10/064,260

Docket No.: JP920010143US1

Filed: June 26, 2002

Group Art Unit: 2871

For: LIQUID CRYSTAL DISPLAY

Assistant Commissioner for Patents
Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT

Sir:

Enclosed herewith is a certified copy of Japanese Application No. 2001-200190 filed June 29, 2001, in support of applicant's claim to priority under 35 U.S.C. 119.

Respectfully submitted,



Derek S. Jennings
Reg. Patent Agent/Engineer
Reg. No. 41,473
(914) 945-2144

IBM CORPORATION
Intellectual Property Law Dept.
P. O. Box 218
Yorktown Heights, N. Y. 10598



日本特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

2001年 6月29日

出願番号
Application Number:

特願2001-200190

出願人
Applicant(s):

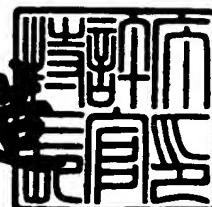
インターナショナル・ビジネス・マシンズ・コーポレーション

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 7月27日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3066780

【書類名】 特許願

【整理番号】 JP9010143

【提出日】 平成13年 6月29日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 神奈川県大和市下鶴間1623番地14 日本アイ・ビ
ー・エム株式会社 東京基礎研究所内

【氏名】 佐久間 克幸

【発明者】

【住所又は居所】 神奈川県大和市下鶴間1623番地14 日本アイ・ビ
ー・エム株式会社 東京基礎研究所内

【氏名】 坂口 佳民

【特許出願人】

【識別番号】 390009531

【氏名又は名称】 インターナショナル・ビジネス・マシーンズ・コーポレ
ーション

【代理人】

【識別番号】 100086243

【弁理士】

【氏名又は名称】 坂口 博

【代理人】

【識別番号】 100091568

【弁理士】

【氏名又は名称】 市位 嘉宏

【代理人】

【識別番号】 100106699

【弁理士】

【氏名又は名称】 渡部 弘道

【復代理人】

【識別番号】 100104880

【弁理士】

【氏名又は名称】 古部 次郎

【選任した復代理人】

【識別番号】 100100077

【弁理士】

【氏名又は名称】 大場 充

【手数料の表示】

【予納台帳番号】 081504

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9706050

【包括委任状番号】 9704733

【包括委任状番号】 0004480

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置、液晶ドライバ、LCDコントローラ、および複数のドライバICにおける駆動方法

【特許請求の範囲】

【請求項1】 基板上に画像表示領域を形成する液晶セルと、複数のドライバICを用いて前記液晶セルに対して電圧を印加するドライバとホスト側からの信号を処理して前記ドライバICに供給すべき信号を出力するLCDコントローラとを備え、前記ドライバは、前記液晶セルへの書き込みを開始するタイミングを複数の前記ドライバICの間で個々にずらして消費電流の集中を避けることを特徴とする液晶表示装置。

【請求項2】 前記ドライバは、複数の前記ドライバICが前記基板上に実装されると共に、複数の当該ドライバICに対して連続的に電源が供給されることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記ドライバは、まず電源供給元から遠い下流側のドライバICを駆動し、当該電源供給元に近い上流側のドライバICまで順次ドライバICを駆動して前記液晶セルに対して電圧を印加することを特徴とする請求項1記載の液晶表示装置。

【請求項4】 前記LCDコントローラは、複数の前記ドライバICが前記液晶セルへの書き込みを開始する遅延時間を表すタイミング設定データを出力することを特徴とする請求項1記載の液晶表示装置。

【請求項5】 前記LCDコントローラは、液晶出力を開始するための出力開始信号および液晶出力の極性を指示するための極性選択信号を含むシリアル化された制御用データ信号を出力することを特徴とする請求項1記載の液晶表示装置。

【請求項6】 基板上に画像表示領域を形成する液晶セルと、前記基板上にバス接続またはカスケード接続により連続的に電源が供給され、LCDコントローラから出力される時間情報で動作するタイマーを備えた複数の

ドライバＩＣとを備え、

前記複数のドライバＩＣは、個々に前記液晶セルへの書き込み開始タイミングが設定され、当該書き込み開始タイミングを前記タイマーによって計測し、条件を満たしたドライバＩＣから順次、前記液晶セルへの書き込みを開始することを特徴とする液晶表示装置。

【請求項7】 個々に設定される前記書き込み開始タイミングは、各ドライバＩＣに電源を供給する配線の負荷の大きさによって値が決定されることを特徴とする請求項6記載の液晶表示装置。

【請求項8】 基板上に画像表示領域を形成する液晶セルと、

電源供給元から連続的に接続されて電源が供給されると共に、前記液晶セルに対して順次書き込みを行う複数のドライバＩＣとを備え、

前記ドライバＩＣは、電源配線上の電圧降下量を監視し、当該電圧降下量が予め設定された基準電圧降下量を下回らない状態において前記液晶セルへの書き込みを開始することを特徴とする液晶表示装置。

【請求項9】 前記ドライバＩＣにて予め設定される前記基準電圧降下量は、当該ドライバＩＣが前記液晶セルへの書き込みを自ら実施する際に測定される測定電位差信号の最低電圧付近に設定されることを特徴とする請求項8記載の液晶表示装置。

【請求項10】 画像表示領域を形成する液晶セルに対して電圧を印加して書き込みを行う液晶ドライバであって、

前記液晶セルへの書き込みタイミングを遅らせるための書き込み遅延時間に関する情報を格納する設定レジスタと、

前記設定レジスタに格納された前記書き込み遅延時間を計測するカウンタと、

前記カウンタからの出力に基づいて遅延された出力開始信号を活性化させるシーケンサと、

前記シーケンサにより活性化された前記出力開始信号に基づいて前記液晶セルへの書き込みを制御する制御回路と、を含むことを特徴とする液晶ドライバ。

【請求項11】 前記設定レジスタは、LCDコントローラから出力されるタイミング設定データを読み込んで前記書き込み遅延時間に関する情報を格納する

ことを特徴とする請求項10記載の液晶ドライバ。

【請求項12】 前記設定レジスタは、LCDコントローラから出力される制御用ストローブ信号によるタイミングに基づいて、当該LCDコントローラから出力される制御用データ信号を読み込むことを特徴とする請求項10記載の液晶ドライバ。

【請求項13】 画像表示領域を形成する液晶セルに対して電圧を印加して書き込みを行う液晶ドライバであって、

前記液晶ドライバにおける電源配線上の電位差を測定する電位差測定手段と、基準となる電圧降下量を設定する設定手段と、前記設定手段により設定される電圧降下量と前記電位差測定手段により測定される測定電位差とにに基づいて前記液晶セルに対して書き込みの開始を制御する制御手段と、を備えることを特徴とする液晶ドライバ。

【請求項14】 前記設定手段により設定される電圧降下量は、前記液晶セルへの書き込みを自ら実施する際に測定される内部電源配線において生じる電位差の最低電圧付近に設定され、自らが必要とする駆動電流を確保することを特徴とする請求項13記載の液晶ドライバ。

【請求項15】 ホスト側からの信号を処理して複数のドライバICに供給すべき信号を必要なタイミングで出力するLCDコントローラであって、

前記ドライバICが液晶セルに対する出力を開始する遅延時間を表すデータであるタイミング設定データを出力するタイミング設定データ出力手段と、

前記タイミング設定データにより前記ドライバICに格納された前記遅延時間をカウントするための制御用ストローブ信号を出力するストローブ信号出力手段と、を備えたことを特徴とするLCDコントローラ。

【請求項16】 前記タイミング設定データ出力手段は、前記複数のドライバICのうちで電源供給元から遠い下流側のドライバICから前記液晶セルに対する出力を開始するように遅延時間を表すデータである前記タイミング設定データを出力することを特徴とする請求項15記載のLCDコントローラ

【請求項17】 前記タイミング設定データ出力手段は、ビデオデータが転送されていない期間中に前記タイミング設定データを出力することを特徴とする

請求項15記載のLCDコントローラ。

【請求項18】 前記ドライバICに対して液晶出力を開始するための出力開始信号および液晶出力の極性を指示するための極性選択信号を制御用データ信号としてシリアル転送する制御用データ信号出力手段とを更に備えたことを特徴とする請求項15記載のLCDコントローラ。

【請求項19】 液晶セルが形成される基板上に設けられ当該液晶セルに書き込み電圧を供給すると共に一筆書き状に電源が供給される複数のドライバICにおける駆動方法であって、

前記複数のドライバICのそれぞれに対して前記液晶セルに対する書き込み電圧を供給するための書き込み開始タイミングを設定し、

所定の時間情報によってカウントを行い、

設定された前記書き込み開始タイミングに達したドライバICから前記液晶セルへの書き込み電圧の供給を開始することを特徴とする複数のドライバICにおける駆動方法。

【請求項20】 前記複数のドライバICを制御するLCDコントローラからビデオデータと同様な手順で送出されるタイミング設定データに基づいて前記書き込み開始タイミングを設定することを特徴とする請求項19記載の複数のドライバICにおける駆動方法。

【請求項21】 液晶セルが形成される基板上に設けられ当該液晶セルに書き込みを行うと共に、上流側から下流側に向けて一筆書き状に電源が供給される複数のドライバICにおける駆動方法であって、

前記複数のドライバICを構成する個々のドライバICにおいて電源配線上の電圧降下量を測定し、

予め設定されている基準電圧降下量と比較し、

測定される電圧降下量が前記基準電圧降下量よりも下回るときには、下回る個々のドライバICにおいて前記液晶セルへの書き込みの出力をOFFすることを特徴とする複数のドライバICにおける駆動方法。

【請求項22】 電源が供給される上流側のドライバICは、下流側のドライバICにおける前記液晶セルへの書き込みが開始された後に当該液晶セルへの書

込みを開始することを特徴とする請求項21記載の複数のドライバICにおける駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入力されたビデオ信号に基づいて画像を表示する液晶表示装置等に係り、特に、液晶に対する書き込み開始タイミングに改良を加えた液晶表示装置等に関するもの。

【0002】

【従来の技術】

一般に、液晶ディスプレイ(LCD)に対して画像が表示される場合、まず、PC等からなるシステム装置またはシステム部のグラフィックスコントローラ(ホスト側)からビデオインターフェースを介して画像信号等が出力される。この画像信号等を受け取ったLCDコントローラLSIは、ソースドライバ(Xドライバ、LCDソースドライバ)およびゲートドライバ(Yドライバ)の各ICに信号を供給し、例えばマトリックス状に並んだTFT配列の各ソース電極および各ゲート電極に対して電圧を印加することで画像を表示させるように構成されている。

【0003】

このLCDソースドライバの実装・配線方式としては、近年、チップオンガラス(COG:Chip On Glass)やワイヤリング・オン・アレイ(WOA:Wiring On A rray)の技術が注目されている。また、ドライバLSIをTCP(Tape Carrier P ackage)に配置し、そのTCPを介してTFTアレイ基板(ガラス基板)に接続する技術が開発されている。これらの技術を応用し、IC自身を直接またはTCPを介してガラス基板に貼り付け、プリント基板上に行っている配線を省略することができれば、製造にかかるコストを大きく削減することができる。

【0004】

図21(a),(b)は、ソースドライバの配線方式の一例と、同時に液晶への書き込みを行った場合における電源配線ライン上の電流測定結果を示した図である。図21(a)に示すソースドライバの配線方式では、複数のLCDソースドライバ

201に対して、ビデオ信号およびLCDソースドライバ201の制御信号や電源がバス接続されている。液晶(TFTアレイ)への書き込み開始制御は、図21(a)の出力開始信号線202をLCDコントローラ(図示せず)がアクティベイトすることにより行なわれており、実装された全てのLCDソースドライバ201が同時に液晶への書き込みを開始している。このとき、図21(b)に示すように、電源配線ライン上には数百mAに達するスパイク状の電流が流れる。

【0005】

【発明が解決しようとする課題】

ここで、従来におけるLCDソースドライバ201間の配線は、PCB(Printed Circuit Board)あるいはFPC(Flexible Printed Circuit)上の銅配線で実現されていた。一方、上述したCOG&WOA技術では、LCDソースドライバ201がTFTアレイ基板上に直接実装され、LCDソースドライバ201間の配線は、TFTアレイプロセスを使用して、基板上にアルミ等で実現される。このとき、TFTアレイ基板上のアルミ配線は、歩留まりの向上や工程占有時間の短縮を実現するために、2500Å程度の厚みに制限される。その結果、十分な電流容量を実現することができなくなり、図21(b)に示すような数百mAに達するスパイク状の電流が流れると、電源配線が溶断される問題が生じていた。即ち、従来におけるPCBあるいはFPC上の電源配線では、十分な電流容量が確保できることから、電源配線の溶断は発生しなかったが、COG&WOA技術を採用した場合には、ガラス上に形成される電源配線の溶断が生じる可能性がある。

【0006】

また、従来のPCBあるいはFPC上に電源配線を行うLCDパネルの場合は、配線での電源降下は問題とされていなかった。しかしながら、COG&WOA技術を採用した場合には、上述したように十分な電流容量を持つ電源配線の実現が困難であり、電源配線上での電圧降下量が大きくなる。この電圧降下量が大きくなるとLCDソースドライバ201に対して供給される電圧が小さくなり、液晶への書き込みの遅延が生じる。その結果、電源入力からのLCDソースドライバ201が置かれている位置(例えば電源供給元に近い上流側と遠い下流側)によ

って、各LCDソースドライバ201への書き込み電圧が異なってしまい、画質の均一性が低下する。

【0007】

本発明は、以上のような技術的課題を解決するためになされたものであって、その目的とするところは、LCDパネルにおいて十分な電流容量を確保できない配線を採用した場合であっても、電源配線の溶断等の問題を解決することにある。

また、他の目的は、ソースドライバに対する消費電流の集中を軽減することにある。

【0008】

【課題を解決するための手段】

かかる目的のもと、本発明では、液晶セルの例えは TFTアレイ基板上に実装されるソースドライバICの電源は、バス接続あるいはカスケード接続により一筆書き状(連続的)に供給されている。この構成において、電源配線の最下流に位置するソースドライバICから最上流に位置するソースドライバICに向けて、予め設定された時間差をもって順次、液晶への書き込みを開始している。即ち、本発明が適用される液晶表示装置は、基板上に画像表示領域を形成する液晶セルと、複数のドライバICを用いて液晶セルに対して電圧を印加するドライバと、ホスト側からの信号を処理してドライバICに供給すべき信号を出力するLCDコントローラとを備え、このドライバは、液晶セルへの書き込みを開始するタイミングを複数のドライバICの間で個々にずらして消費電流の集中を避けることを特徴としている。

【0009】

他の観点からえると、本発明が適用される液晶表示装置は、基板上にバス接続またはカスケード接続により連続的に電源が供給され、LCDコントローラから出力される時間情報で動作するタイマーを備えた複数のドライバICとを備え、この複数のドライバICは、個々に液晶セルへの書き込み開始タイミングが設定され、この書き込み開始タイミングを例えばLCDコントローラから送出される時間情報に基づいてタイマーによって計測し、条件を満たしたドライバICから順

次、液晶セルへの書込みを開始することを特徴としている。ここで、個々に設定される書込み開始タイミングは、各ドライバICに電源を供給する配線の負荷の大きさによって値が決定されることを特徴とすれば、様々なLCDパネルに対応することができる点で好ましい。

【0010】

また、別の観点から把握すると、本発明が適用される液晶表示装置は、電源供給元から連続的に接続されて電源が供給されると共に、液晶セルに対して順次書込みを行う複数のドライバICを備え、このドライバICは、電源配線上の電圧降下量を監視し、電圧降下量が予め設定された基準電圧降下量を下回らない状態において液晶セルへの書込みを開始することを特徴としている。

【0011】

ここで、ドライバICにて予め設定される基準電圧降下量は、ドライバICが液晶セルへの書込みを自ら実施する際に測定される測定電位差信号の最低電圧付近(例えば、最低電圧より所定の下方マージンを確保した値)に設定されることを特徴とすることができる。このように構成すれば、一筆書き状に電源が供給される場合において、最下流のドライバICから、順次、最上流まで、書込みタイミングをずらした状態にて液晶セルへの書込みが可能となる。

【0012】

一方、本発明は、画像表示領域を形成する液晶セルに対して電圧を印加して書込みを行う液晶ドライバであって、液晶セルへの書込みタイミングを遅らせるための書込み遅延時間に関する情報を格納する設定レジスタと、この設定レジスタに格納された書込み遅延時間を計測するカウンタと、このカウンタからの出力に基づいて遅延された出力開始信号を活性化させるシーケンサと、このシーケンサにより活性化された出力開始信号に基づいて液晶セルへの書込みを制御する制御回路とを含むことを特徴とすることができる。

【0013】

また、本発明が適用される液晶ドライバは、液晶ドライバにおける電源配線上的電位差を測定する電位差測定手段と、基準となる電圧降下量を設定する設定手段と、設定される電圧降下量と測定される測定電位差とにに基づいて液晶セルに対

して書込みの開始を制御する制御手段とを備えることを特徴としている。

【0014】

本発明は、ホスト側からの信号を処理して複数のドライバICに供給すべき信号を必要なタイミングで出力するLCDコントローラから把えることができる。即ち、このLCDコントローラは、ドライバICが液晶セルに対する出力を開始する遅延時間を表すデータであるタイミング設定データを出力するタイミング設定データ出力手段と、このタイミング設定データによりドライバICに格納された遅延時間をカウントするための制御用ストローブ信号を出力するストローブ信号出力手段と、ドライバICに対して液晶出力を開始するための出力開始信号および液晶出力の極性を指示するための極性選択信号を制御用データ信号としてシリアル転送する制御用データ信号出力手段を備えたことを特徴としている。ここで、このタイミング設定データ出力手段は、ビデオデータが転送されていない、例えばブランкиング期間中にタイミング設定データを出力することができる。

【0015】

更に本発明は、液晶セルが形成される基板上に設けられこの液晶セルに書込み電圧を供給すると共に一筆書き状に電源が供給される複数のドライバICにおける駆動方法であって、複数のドライバICのそれぞれに対して液晶セルに対する書込み電圧を供給するための書込み開始タイミングを設定し、例えば、LCDコントローラから送出される所定の時間情報によってカウントを行い、設定された書込み開始タイミングに達したドライバICから液晶セルへの書込み電圧の供給を開始することを特徴とすることができます。

【0016】

また、本発明が適用される複数のドライバICにおける駆動方法は、複数のドライバICを構成する個々のドライバICにおいて電源配線上の電圧降下量を測定し、予め設定されている基準電圧降下量と比較し、測定される電圧降下量が基準電圧降下量よりも下回るときには、下回る個々のドライバICにおいて液晶セルへの書込みの出力をOFFすることを特徴とすることができる。これによって、電源が供給される上流側のドライバICは、下流側のドライバICにおける液晶セルへの書込みが開始された後に液晶セルへの書込みを開始することが可能と

なる。

【0017】

【発明の実施の形態】

以下、添付する図面に従って、実施の形態(実施の形態1および2)を詳細に説明する。

◎ 実施の形態1

図1は、本実施の形態が適用された画像表示装置の一実施形態を示す構成図である。図1に示す画像表示装置では、液晶セルコントロール回路1と薄膜トランジスタ(TFT)の液晶構造を有する液晶セル2によって液晶(LCD)モジュール(LCDパネル)を形成している。この液晶モジュールは、例えばパソコンコンピュータ(PC)等のホスト側のシステム装置とは分離した表示装置に、またはノートブックPCの場合はその表示部に形成されるものである。この液晶セルコントロール回路1では、システム側のグラフィックスコントローラLSI(図示せず)からビデオインターフェース(I/F)3を介し、RGBビデオデータ(ビデオ信号)や、ドットクロック(CLK)、垂直同期信号(V_sync)、水平同期信号(H_sync)、データイネーブル信号(DE)等の制御信号がLCDコントローラ4に入力される。また、DC電源も供給される。

【0018】

DC-DCコンバータ5は、供給されたDC電源から液晶セルコントロール回路1にて必要な各種DC電源電圧を作り出し、ゲートドライバ6やソースドライバ7、バックライト用の蛍光管(図示せず)等に供給している。LCDコントローラ4は、ビデオI/F3から受け取った信号を処理し、ゲートドライバ6やソースドライバ7の各ICに供給すべき信号を必要なタイミングで出力している。ソースドライバ7は、液晶セル2上にマトリックス状に並んだTFT配列において、TFTの水平方向(X方向)に並んだ各ソース電極に印加する電圧を出力している。また、ゲートドライバ6は、同じくTFTの垂直方向(Y方向)に並んだ各ゲート電極に印加する電圧を出力している。本実施の形態では、LCDコントローラ4からの出力として、従来からある制御信号や設定信号の代わりに、シリアル化した制御用ストローブ信号、制御用データ信号が加わっている。

【0019】

このゲートドライバ6およびソースドライバ7は共に複数個のICで構成されている。本実施の形態では、ソースドライバ7はLSIのチップである複数のソースドライバIC20を備えている。図1では、説明の都合上、液晶セルコントロール回路1と液晶セル2が分離しているように示されているが、本実施の形態では、複数のソースドライバIC20が液晶セル2を構成するガラス基板上にCOG(Chip On Glass)構造で形成され、更に各配線もガラス基板上にWOA(Wiring On Array)構造で形成されている。

【0020】

このように、表示領域の外側である縁の幅が狭い狭額縁のLCD等において、ソースドライバ7をLCDパネルのTFTガラス基板上に直接実装し、ソースドライバIC20間の配線をガラス基板上のアルミ配線等を使用して実現することによって、LCDパネルの小型化とコスト削減を図っている。このとき、TFTガラス基板上に実装されるソースドライバIC20の電源は、バス接続またはカスケード接続によって一筆書き状(連続的)に供給される。本実施の形態では、かかる構成において、電源配線の最下流に位置するソースドライバIC20から最上流に位置するソースドライバIC20に向けて、予め設定された時間差を持つて順次、液晶への書き込みを開始している。

【0021】

従前のLCDソースドライバで個別に液晶書き込みタイミングを制御する場合、実装するLCDソースドライバ数分の個別配線(出力開始信号)が必要となる。これらの配線を通してLCDコントローラが個別にLCDソースドライバを制御しなければならない。これは、COG/WOA方式のLCDパネルでは、配線領域の増加につながり、適切な解とは言えない。本実施の形態では、制御用ストローブ信号および制御用データ信号の2本の信号線によって各ソースドライバIC20の制御および初期設定を可能とし、同時に個々のソースドライバIC20の液晶書き込みタイミングを制御できるインターフェースを提案している。即ち、従来、用意されていた極性選択、出力開始、設定ピンを制御用ストローブと制御用データに置き換えている。これらの配線は、バス接続の他、チップ内配線を経由する

カスケード接続で実現することも可能である。

【0022】

図2は、本実施の形態が適用されるソースドライバIC20の構成を示した図である。ソースドライバIC20は、本発明の特徴的な構成であるインターフェース回路30、ビデオ信号とインターフェース回路30からの出力とを受けて TFTアレイである液晶セル2への出力を制御する制御回路21を備えている。更に、この制御回路21からの出力を受けて動作するシフトレジスタ22、2段のデータラッチ23、バッファアンプ25を備え、更に、ガンマ補正用電圧を受けてデータラッチ23をD/A変換してバッファアンプ25に出力するデジタル・アナログ変換回路24とを備えている。

【0023】

図3は、図2に示したインターフェース回路30の構成を示した図である。本実施の形態では、制御信号としてシリアル信号である制御用ストローブ信号と制御用データ信号がインターフェース回路30に入力される。このインターフェース回路30は、制御用データを制御用ストローブ信号に従って受信するシーケンサ31、受信した制御用データを記憶する各種フラグ32、遅延時間の設定等を行うタイマー33を備えている。タイマー33は、液晶書き込みタイミングの遅延時間を設定するための設定レジスタ34、遅延時間を計測するためのカウンタ35から構成される。制御用データは、従来からある制御信号(極性選択信号や出力開始信号等)や設定信号をシリアル化したものであり、制御用ストローブ信号の立ち上がりごとにシーケンサ31によって読み込まれる。読み込まれた制御信号は、各種フラグ32に値を記憶され、この値は、図2に示した制御回路21にて用いられる。

【0024】

図4は、制御用ストローブ信号と制御用データ信号との入力波形例を示した図である。この例では、制御信号として出力開始フラグと極性選択フラグの2種類が示され、内部設定信号として設定1フラグと設定2フラグの2種類が示されている。制御用データ信号は、データの開始を表すスタートビットで始まり、出力開始信号、極性選択信号、設定1、設定2の値が順に続いている。ここでは、ス

スタートビットを含めて5ビットの情報のみを送っているので、制御用ストローブ信号は5回が有効となる。LCDコントローラ4は、ビデオデータ転送完了時や液晶への書き込み開始時、及び内部設定の変更を行いたいときには、図4に示すシーケンスを用いて制御データを転送している。また、制御用データの値が0の期間にストローブ信号で空打ちをすることによって、スタートビット待ち状態までシーケンスをリセットすることもできる。

【0025】

液晶への書き込みタイミングの制御は、上述したインターフェース方式と図3に示す設定レジスタ34、カウンタ35を使用して実行される。LCDコントローラ4は、ビデオデータ転送用の配線を使用して、ブランкиング期間中などのビデオデータ転送を行っていない期間中に、書き込み遅延時間を図3の設定レジスタ34に書き込む。このとき、個々のソースドライバIC20に個別の値を設定する必要があるが、ビデオデータ転送と同様の方式で実現することが可能である。また、設定レジスタ34の値(書き込み遅延時間)は、LCDコントローラ4が出力開始を指示した後にソースドライバIC20がカウントする制御用ストローブ数である。

【0026】

図5は、書き込み開始タイミングにおける遅延の様子を示した図である。予めLCDコントローラ4により設定された書き込み遅延時間の値は、出力開始フラグが1である期間中にカウンタ35の初期値としてロードされる。出力開始フラグが0になると、図3のシーケンサ31は、カウンタ35を起動し、カウンタ35はカウント・ダウンを開始する。このカウント・ダウンはカウンタ35の値が0になった時点で終了し、シーケンサ31は、カウンタ35の値が0になったときに遅延された出力開始信号をアクティベイト(活性化)する。ソースドライバIC20に設けられた制御回路21は、この遅延された出力開始信号に従って、液晶セル2への書き込みを開始する。

【0027】

ここで、ソースドライバIC20毎に、異なった値を設定レジスタ34に設定しておけば、個々のソースドライバIC20の書き込み開始タイミングをLCDコ

ントローラ4から容易に制御することができる。遅延される時間は、通常、制御用ストローブ周期に設定レジスタ34の値を乗じた時間となる。しかしながら、この制御用ストローブ周期は一定である必要はなく、LCDコントローラ4から制御用ストローブの間隔を操作して、非線形な遅延時間差を実現することも可能である。

【0028】

次に、LCDコントローラ4とソースドライバIC20との間におけるインターフェースについて説明する。

図6は、LCDコントローラ4の構成を示したブロック図である。本実施の形態におけるLCDコントローラ4は、制御信号を受けてゲートドライバ6とソースドライバ7を制御するタイミング制御回路41、タイミング制御回路41から出力されるトリガー信号を受けてストローブ信号を生成するストローブ生成回路42、タイミング制御回路41から出力されるソースドライバ制御信号に対してパラレルシリアル変換を施すパラレルシリアル変換回路43を備えている。また、ホスト側から入力されるビデオデータをラッチするラッチ回路44、予め準備されたタイミング設定データの値が格納されるROM45、ビデオデータとタイミング設定データとの切り替えを行うセレクタ46を備えている。このセレクタ46は、タイミング制御回路41から送られるデータ切替信号をもとに、ビデオデータとタイミング設定データとの切り替えを行い、どちらかの信号をソースドライバ7に出力している。制御用ストローブ信号および制御用データ信号は、ソースドライバ7をシリアル化した信号で制御するために必要な信号であり、ストローブ生成回路42およびパラレルシリアル変換回路43で生成される。

【0029】

図7は、LCDコントローラ4とソースドライバ7との間における信号波形を示した図である。LCDコントローラ4から出力されるデータタイプには、ビデオデータとタイミング設定データの2種類がある。LCDコントローラ4は、ホスト側からビデオデータを受信したときに、ソースドライバ7へビデオデータを転送する。また、それと同時に、ビデオデータの始まりを示すスタートパルスを生成して出力する。更に、ソースドライバ7に液晶出力を開始させる信号(出力

開始信号)、液晶出力の極性を指示する信号(極性選択信号)、転送するデータがビデオデータであるかタイミング設定データであるかを示すデータタイプ信号を制御用ストローブ/データの2本の配線を用いてシリアル転送している。ソースドライバIC20は、スタートパルスによりビデオデータの始まりを認識し、順次、必要なビデオデータを取り込んでいる。また、制御用ストローブ/データの2本の配線を介して上述した制御信号を受信している。図7に示されているトリガー信号は、LCDコントローラ4内に設けられたタイミング制御回路41によって生成される内部信号であり、制御用ストローブ/データ信号を出力するタイミングが示されている。

【0030】

タイミング設定データは、各ソースドライバIC20が液晶セル2に対して出力を開始する遅延時間を表すデータであり、各ソースドライバIC20内に用意された設定レジスタ34に格納される。タイミング設定データは、図7に示すように、ビデオデータと同じ手順でLCDコントローラ4から出力される。ビデオデータと異なる点は、タイミング設定データの出力を開始する直前に出力される制御用ストローブ/データ信号により、データタイプが1(タイミング設定データを表す)に設定され、タイミング設定データの出力を終了した直後に出力される制御用ストローブ/データ信号により、データタイプが0(ビデオデータを表す)に戻されている点である。

【0031】

図8は、タイミング設定データが各ソースドライバIC20の設定レジスタ34に転送される様子を示した図である。この図8では、5個のソースドライバIC20がカスケード接続されている場合を示している。LCDコントローラ4は、ドットクロック(クロック)に同期して、タイミング設定データをビデオデータ配線に出力している。それと同時に、データの始まりを示すスタートパルスをカスケード接続された最初のソースドライバIC20(チップ#1)に出力する。チップ#1は、スタートパルスを受信した次のクロックでタイミング設定データ4を受信し、設定レジスタ34に格納する。また、チップ#1は受信したスタートパルスをクロックの立ち上がりでラッチして後続のソースドライバIC20(チ

ップ#2)にスタートパルス(チップ#2)として出力している。チップ#2以降のソースドライバIC20は、同様な手順でタイミング設定データを受信し、後続のソースドライバIC20にスタートパルスを出力している。LCDコントローラ4は、ブランкиング期間中(例えば垂直ブランкиング期間)に、以上のような手順によって、各ソースドライバIC20にタイミング設定データを転送している。

【0032】

図9(a),(b)は、本実施の形態における電源配線の実現モデルの一例を説明するための図である。ここでは、5つのソースドライバIC20に電源を供給するための電源配線のモデルが示されている。このモデルは、ソースドライバIC20をTFTアレイ基板上に実装し、TFTアレイ基板上のアルミ配線を使用した場合と仮定している。そのため、各ソースドライバIC20間には比較的大きい 10Ω の配線抵抗が設定されている。各ソースドライバIC20には、電源供給元から一筆書き状に連続的に電源が供給されている。図9(b)に、各ソースドライバIC20における設定レジスタ34の内容が示されている。設定レジスタ34は、電源供給元から最も遠いソースドライバIC20であるチップ#5を0に設定している。

【0033】

図10は、図9(a),(b)に示すモデルの書き込み開始遅延時間を生成するソースドライバIC20におけるタイミングチャートを示した図である。図10に示すDriver#1～Driver#5は、図9(a),(b)に示すソースドライバIC20の#1～#5に対応している。ここでは、Driver#1は電源上流、Driver#5は電源下流に位置したソースドライバIC20である。タイミングチャートは、LCDパネル(液晶セル2)のnライン目の書き込みが行われているところを示しており、制御用ストローブ、制御用データが入力信号となって、書き込み開始タイミングがずれている様子がわかる。更に、ソースドライバIC20毎に書き込み開始タイミングがずらされ、下流から上流のソースドライバIC20側へ順次書き込みが開始される。

【0034】

出力開始遅延時間は、図9(b)より、各ソースドライバIC20間で1ストローブ期間となっている。例えば、制御用ストローブ信号の周期を800nSとすると、各ソースドライバIC20の出力開始は800nSずつシフトすることになる。この値は、本実施の形態を適用するLCDパネルの特性から決定される。例えば、一般的なLCDパネルのソース線の時定数は200nS~1000nS程度であり、この値を遅延時間に設定すれば、各ソースドライバIC20で最も多く電流を消費するタイミングを時間的に分散させることができくなる。また、本実施の形態の機構は、下流側から上流に向けて駆動を開始する一般的な方法のみではなく、上流側から下流側へ、中央から左右へ、などのように駆動順序を自由に設定することができる。但し、電源電圧降下の影響が最も大きく電圧値の低いもの(電源供給元から遠い下流側)から駆動を開始し、電源電圧降下の影響が最も小さく電圧値の高いもの(電源供給元に近い上流側)を最後に立ち上げるように構成すれば、各ソースドライバIC20における書き込みの完了時間を各ソースドライバIC20にて揃える方向に設定することができる点で好ましい。

【0035】

このように、実施の形態1では、各ソースドライバIC20にタイマー33を内蔵し、個々に液晶への書き込みタイミングを設定している。このタイマー33は、LCDコントローラ4から出力される時間情報で動作し、設定時間を経過したソースドライバIC20から順次液晶への書き込みを開始している。LCDパネルの負荷の大きさによってタイマー33の設定値を変更することによって、様々な仕様のLCDパネルに対して対応することが可能となる。

【0036】

◎ 実施の形態2

実施の形態1では、LCDコントローラ4から出力される時間情報で動作するシステムについて説明した。実施の形態2では、各ソースドライバIC20が電源配線上の電圧降下量を監視し、予め設定された電圧降下量を上回らないように、自立的に液晶への書き込み開始を制御している。これにより、自動的に電圧降下量の小さい(電源配線の最下流に位置する)ソースドライバIC20から液晶への書き込みが開始され、LCDパネルの負荷の大きさによって、書き込み開始タイミン

グの時間差は自動的に調整される点に特徴がある。尚、実施の形態1と同様な構成については、同様な符号を用い、ここではその詳細な説明を省略する。

【0037】

図11は、実施の形態2におけるソースドライバIC20の構成を示した構成図である。ここでは、電圧降下量監視回路50を組み込んだ点に特徴がある。各ソースドライバIC20は、チップ長が15mm～20mmに及ぶLSIであり、チップ内電源配線は3～5Ω程度の抵抗を有している。本実施の形態では、電圧降下量監視回路50によって、この配線抵抗で生じる電圧降下量を基準値以下に抑えるように、液晶セル2への書き込みを制御している。

【0038】

図12は、電圧降下量監視回路50の構成を示した図である。電圧降下量監視回路50は、ソースドライバIC20内の電源配線における配線抵抗の両端で発生する電位差を測定するための電位差測定回路51、基準となる電圧降下量を設定するための基準電圧降下量設定回路52、測定電位差信号と基準電圧降下量(V_{ref})を比較し、ソースドライバIC20における出力段のバッファアンプ25のオン・オフ制御信号を出力する比較回路53から構成される。基準電圧降下量設定回路52は、ソースドライバIC20に内蔵せずに、外部回路で生成して、比較回路53に供給することも可能である。

【0039】

図13は、電圧降下量監視回路50の実現例を示した図である。図13に示す電位差測定回路51は、例えばトランジスタからなる定電流源(I_1)と3個のFET(FET1～FET3)から構成される。定電流源(I_1)は、十数uA程度の電流をFET1を通して電源入力から引抜く。このとき、配線抵抗に駆動電流(数十～数百mA)が流れていないと、FET1を流れる電流はFET2にコピーされてFET3に流れる。FET3では、この電流値を電圧に変換している。

【0040】

図14は、電位差測定回路51の動作波形を示した図である。配線抵抗に駆動電流が流れ電圧降下(V_{drop})が発生すると、FET2のゲート・ソース間電圧が V_{drop} だけ小さくなり、FET3へ流れる電流が減少する($I_1 - I_m$)。これに

より、FET3が発生する電圧は、配線抵抗に流れる駆動電流に対応して減少することになり、この電圧を測定電位差信号として利用できる。生成される測定電位差信号は、比較回路53に入力される。

【0041】

次に、基準電圧降下量設定回路52について説明する。基準電圧降下量設定回路52では、測定電位差信号の基準電圧レベルが設定される。図13では、R1,R2により電源電圧Vccを分圧することで実現している。R1として数十KΩ程度の抵抗が使用され、R2を数KΩから十数KΩの範囲で調整することにより、基準電圧レベルの調整を行っている。基準電圧降下量設定回路52は、前述のように、外部回路で実現し、各ソースドライバIC20に、直接、基準電圧降下量を入力することもできる。

【0042】

図15は、基準電圧降下量の設定の仕方を示した図である。ここでは、ソースドライバIC20を単独で動作させた場合の設定状態を示している。このように設定されたソースドライバIC20が液晶への書込みを開始すると、測定電位差信号の電圧が低下する。これは、このソースドライバIC20が液晶を駆動するときの駆動電流により発生した電圧降下である。測定電位差信号の最低電圧付近に基準電圧降下量を設定することにより、自分の必要な駆動電流は確保される。もしも、ガラス上アルミ配線の許容電流がソースドライバIC20の単独で必要な駆動電流よりも小さい場合は、基準電圧降下量を測定電位差信号の最低電圧よりも高く設定する。逆に、ガラス上アルミ配線の許容電流が大きい場合は、図15に示すマージンを大きく取れば良い。

【0043】

次に、比較回路53について説明する。この比較回路53は、電位差測定回路51の測定電位差信号と基準電圧降下量設定回路52の基準電圧降下量の比較を行い、測定電位差信号が基準電圧降下量を下回ったときに output制御信号をLOW(0)にする。図11に示したバッファアンプ25は、比較回路53が出力する出力制御信号がLOW(0)の期間に液晶への書込みを停止するように働く。

【0044】

図16(a),(b)は、比較回路53の動作波形を示した図である。ここでは、複数のソースドライバIC20を動作させた場合を示している。電源配線で下流に位置するソースドライバIC20が液晶への書き込みを開始すると、図16(a)に示すように、そのソースドライバIC20よりも上流に位置するソースドライバIC20では、基準電圧降下量以上の電圧降下が発生する。この上流に位置するソースドライバIC20は、図16(b)に示すように、電圧降下量を減少させるために基準電圧降下量よりも電圧の下がった期間について出力をOFFし、自分自身の液晶への書き込みを停止する。このようにして、本実施の形態における電圧降下量監視回路50を内蔵するソースドライバIC20に対して、上流側から下流側までバス接続あるいはカスケード接続により一筆書き状(連続的)に電源を供給した場合に、電源配線で最下流に位置するソースドライバIC20から順に液晶への書き込みを開始することが可能となる。

【0045】

図17は、実施の形態2における電源配線の実現モデルの一例を説明するための図である。ここでは、複数のソースドライバIC20がカスケード接続により一筆書き状(連続的)に接続されており、電源供給元に近い上流側から遠い下流側に向けて電源が供給される。ここでは、例えば、ガラス上配線抵抗はそれぞれ3Ω程度であり、各ソースドライバIC20の内部抵抗は5Ω程度としている。全てのソースドライバIC20に同時に電源を供給した場合に、上流側のソースドライバIC20は電源配線を流れる電流が大きくなつて電圧降下量が大きく、下流側であれば、電圧配線を流れる電流が小さく電圧降下量が小さい。従つて、同じ基準電圧降下量を設定することにより、下流側のソースドライバIC20から順に書き込みを開始できる。

【0046】

図18は、各ソースドライバIC20における比較回路53からバッファアンプ25に出力される出力制御信号を示した図である。ここでは、TFTアレイのソース線負荷が50pF、10kΩの場合を示している。最も下流側であるソースドライバIC20の#5(ドライバ(driver) #5)は、自身に対する負荷だけの電圧降下量が出力制御信号として出力される。ソースドライバIC20の#4(

ドライバ#4)では、最初はドライバ#5に対する負荷を含めて電圧降下量が出力制御信号として出力され、L o w(0)となって液晶への書き込みが停止される。その後、ドライバ#5に対する液晶書き込み電圧が供給された後に、出力制御信号がH i g h(1)に変わり、液晶への書き込みが開始される。最も上流側であるソースドライバI C 2 0の#1(ドライバ#1)は、ソースドライバI C 2 0の#2(ドライバ#2)の液晶書き込み電圧が供給されるまではL o w(0)となり、ドライバ#2の電圧供給後にH i g h(1)に変わる。尚、ソース配線の負荷を変えた場合にも、自動的に液晶への書き込み開始タイミングが調整される。

【0047】

以上、説明したように、実施の形態2では、ソースドライバI C 2 0が電源配線上の電圧降下量を監視し、予め設定された電圧降下量を上回らないように、自立的に液晶への書き込み開始を制御している。即ち、電源配線上の電圧降下量を監視する回路を内蔵し、予め設定された電圧降下量と比較を行い、設定値以上の電圧降下が生じた場合には、液晶への書き込みを中止する機能を備えている。これにより、自動的に電圧降下量の小さい(電源配線の最下流に位置する)ソースドライバI C 2 0から液晶への書き込みを開始することが可能となる。

【0048】

次に、実施の形態1および実施の形態2による効果を説明する。

図19は、各ソースドライバI C 2 0からの出力電圧の測定結果を示した図であり、出力開始遅延時間は各ソースドライバI C 2 0で800nSとしている。図19によれば、5つのソースドライバI C 2 0がタイミングをずらして書き込みを行い、出力電圧がそれぞれ一定電圧まで上がっている様子が理解できる。電源下流側のソースドライバI C 2 0(ドライバ#5)における出力波形が最も早く立ち上がりを開始するが、電源電圧降下の影響で書き込みに時間がかかっている。電源上流側のソースドライバI C 2 0(ドライバ#1)は最後に立ち上がるが、電源電圧降下の影響が小さいため、素早く書き込みを完了している。各ソースドライバI C 2 0において画素容量への必要な書き込み時間を維持していることから、本駆動による画質への影響はない。

【0049】

図20は、書き込みタイミングを制御した場合の電源配線ライン上の電流測定結果を示した図である。従来の同時書き込みである図21(b)の電流測定結果で現れていたスパイク状の大きな電流が、実施の形態1および2によって軽減されている。従来の書き込み方式に比べて、ピーク電流が1/3、多いところでは1/4に低く抑えられていることが確認できる。

【0050】

以上、詳述したように、実施の形態1および2では、TFTアレイ基板上に実装されるソースドライバIC20の電源はバス接続あるいはカスケード接続により、一筆書き状(連続的)に供給される。この構成において、例えば、電源配線の最下流に位置するソースドライバIC20から最上流に位置するソースドライバIC20に向けて、あらかじめ設定された時間差をもって順次、液晶への書き込みを開始する。即ち、本実施の形態による機構によれば、液晶駆動開始タイミングが自由に設定可能となり、さまざまな特性のLCDパネルに柔軟に対応できる。これにより、ソースドライバIC20の書き込み開始時電流の電源配線への集中を避けることが可能となり、ガラス上配線における電圧降下量を小さくでき、また、スパイク状の大きな電流を画期的に低減できることから、電源配線寿命を延ばし、例えばガラス上アルミ配線で発生する故障を低減することが可能となる。

【0051】

【発明の効果】

以上説明したように、本発明によれば、ソースドライバに対する消費電流の集中を軽減することができる。

【図面の簡単な説明】

【図1】 本実施の形態が適用された画像表示装置の一実施形態を示す構成図である。

【図2】 本実施の形態が適用されるソースドライバICの構成を示した図である。

【図3】 図2に示したインターフェース回路の構成を示した図である。

【図4】 制御用ストローブ信号と制御用データ信号との入力波形例を示した図である。

【図5】 書込み開始タイミングにおける遅延の様子を示した図である。

【図6】 LCDコントローラの構成を示したブロック図である。

【図7】 LCDコントローラとソースドライバとの間における信号波形を示した図である。

【図8】 タイミング設定データが各ソースドライバICの設定レジスタに転送される様子を示した図である。

【図9】 (a),(b)は、本実施の形態における電源配線の実現モデルの一例を説明するための図である。

【図10】 図9(a),(b)に示すモデルの書込み開始遅延時間を生成するソースドライバICにおけるタイミングチャートを示した図である。

【図11】 実施の形態2におけるソースドライバICの構成を示した構成図である。

【図12】 電圧降下量監視回路の構成を示した図である。

【図13】 電圧降下量監視回路の実現例を示した図である。

【図14】 電位差測定回路の動作波形を示した図である。

【図15】 基準電圧降下量の設定の仕方を示した図である。

【図16】 (a),(b)は、比較回路の動作波形を示した図である。

【図17】 実施の形態2における電源配線の実現モデルの一例を説明するための図である。

【図18】 各ソースドライバICにおける比較回路からバッファアンプに出力される出力制御信号を示した図である。

【図19】 各ソースドライバICからの出力電圧の測定結果を示した図である。

【図20】 書込みタイミングを制御した場合の電源配線ライン上の電流測定結果を示した図である。

【図21】 (a),(b)は、ソースドライバの配線方式の一例と、同時に液晶への書き込みを行った場合における電源配線ライン上の電流測定結果を示した図である。

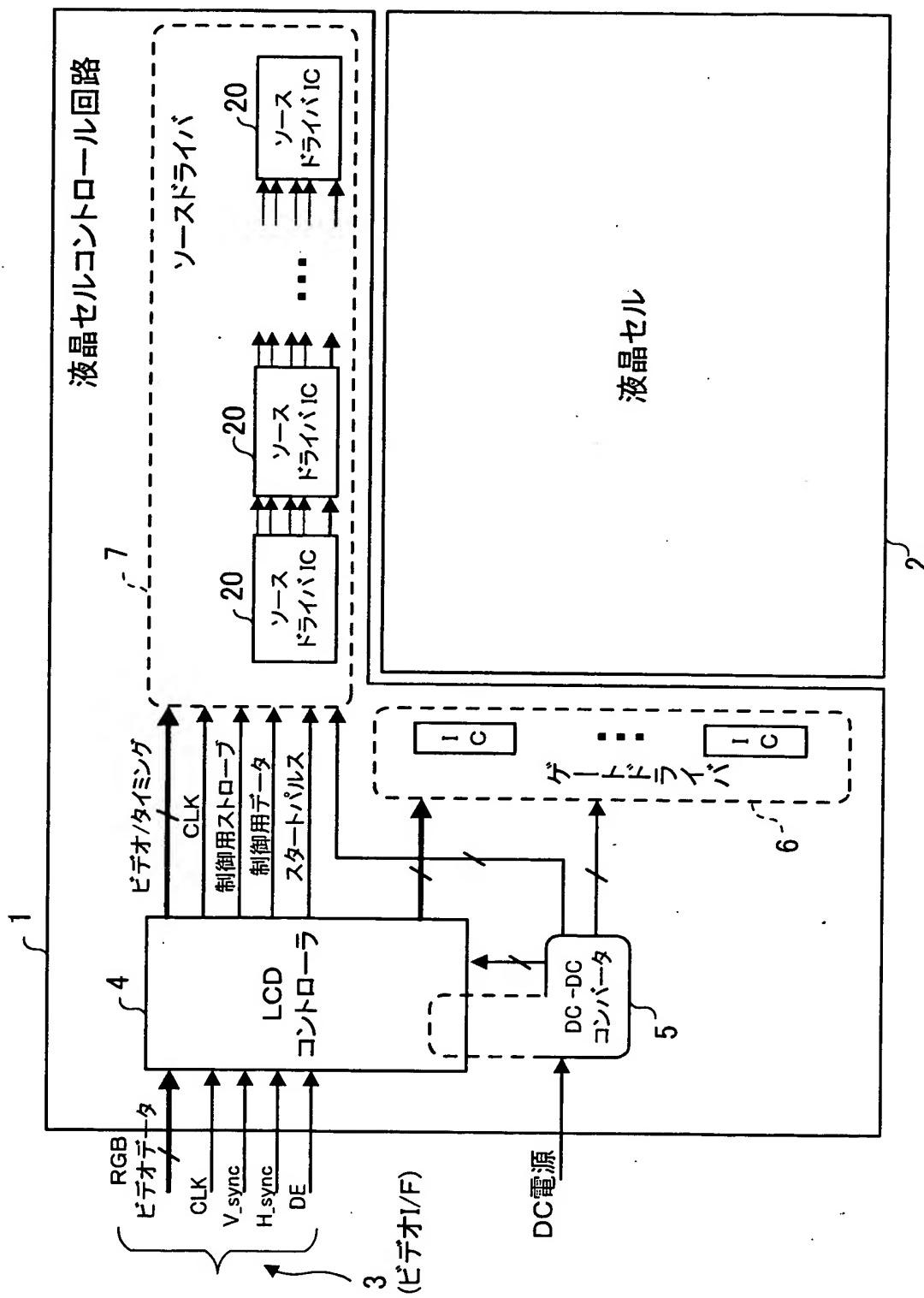
【符号の説明】

1 … 液晶セルコントロール回路、 2 … 液晶セル、 3 … ビデオインターフェース(I/F)、 4 … LCDコントローラ、 6 … ゲートドライバ、 7 … ソースドライバ、 20 … ソースドライバ I C、 21 … 制御回路、 22 … シフトレジスタ、 23 … 2段のデータラッチ、 24 … デジタル・アナログ変換回路、 25 … バッファアンプ、 30 … インタフェース回路、 31 … シーケンサ、 32 … 各種フラグ、 33 … タイマー、 34 … 設定レジスタ、 35 … カウンタ、 41 … タイミング制御回路、 42 … ストローブ生成回路、 43 … パラレルシリアル変換回路、 44 … ラッチ回路、 45 … ROM、 46 … セレクタ、 50 … 電圧降下量監視回路、 51 … 電位差測定回路、 52 … 基準電圧降下量設定回路、 53 … 比較回路

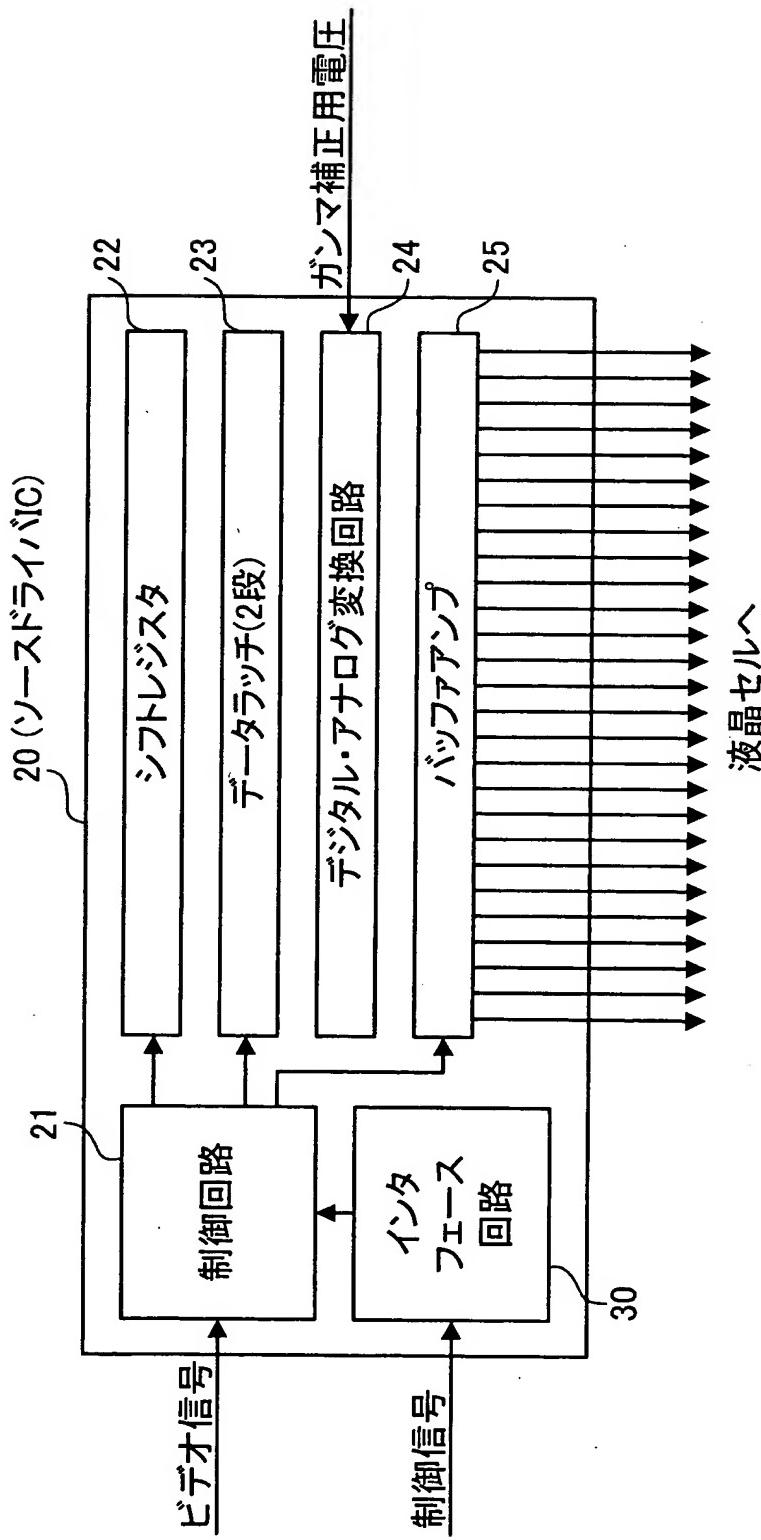
【書類名】

四面

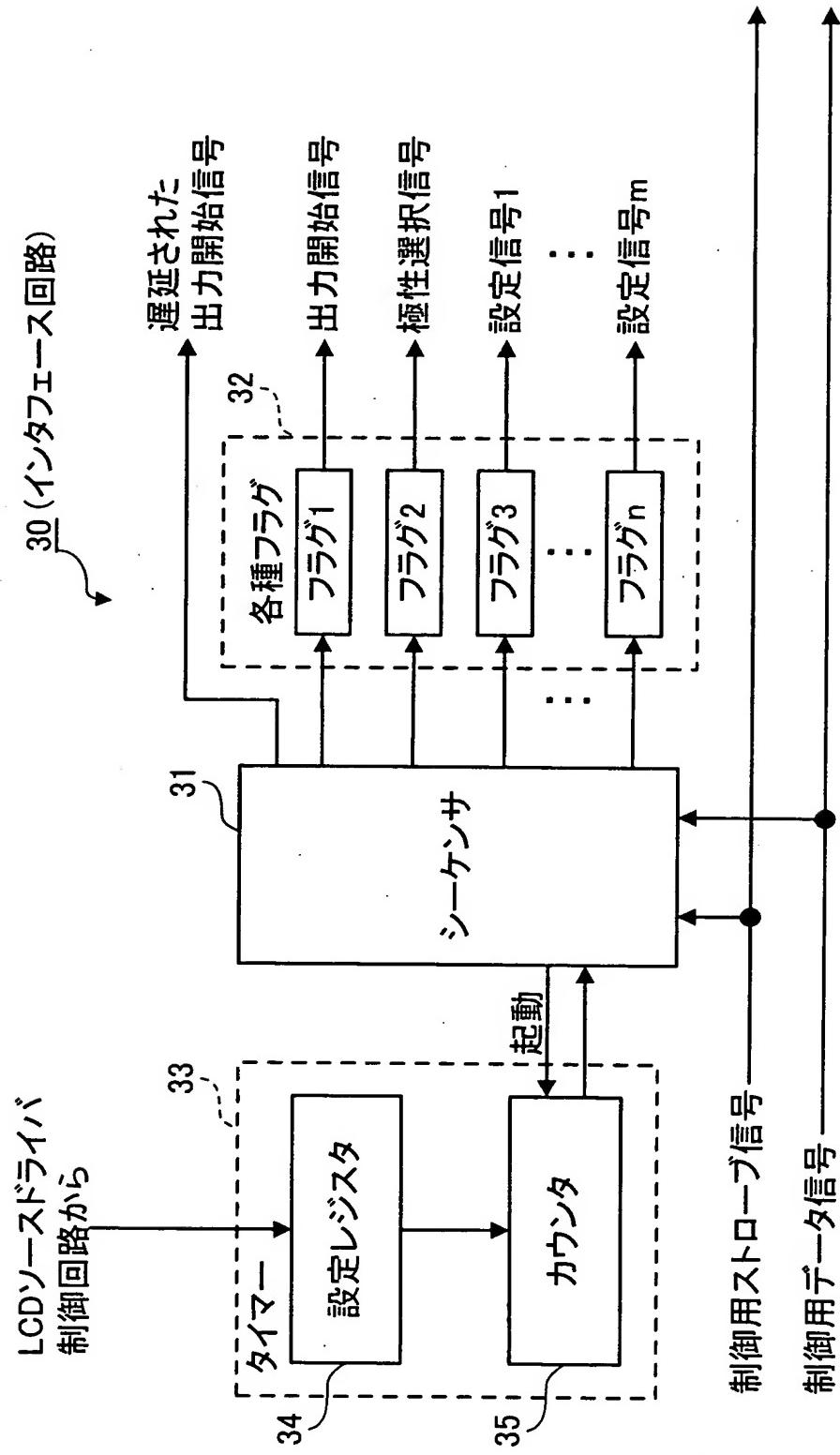
【図1】



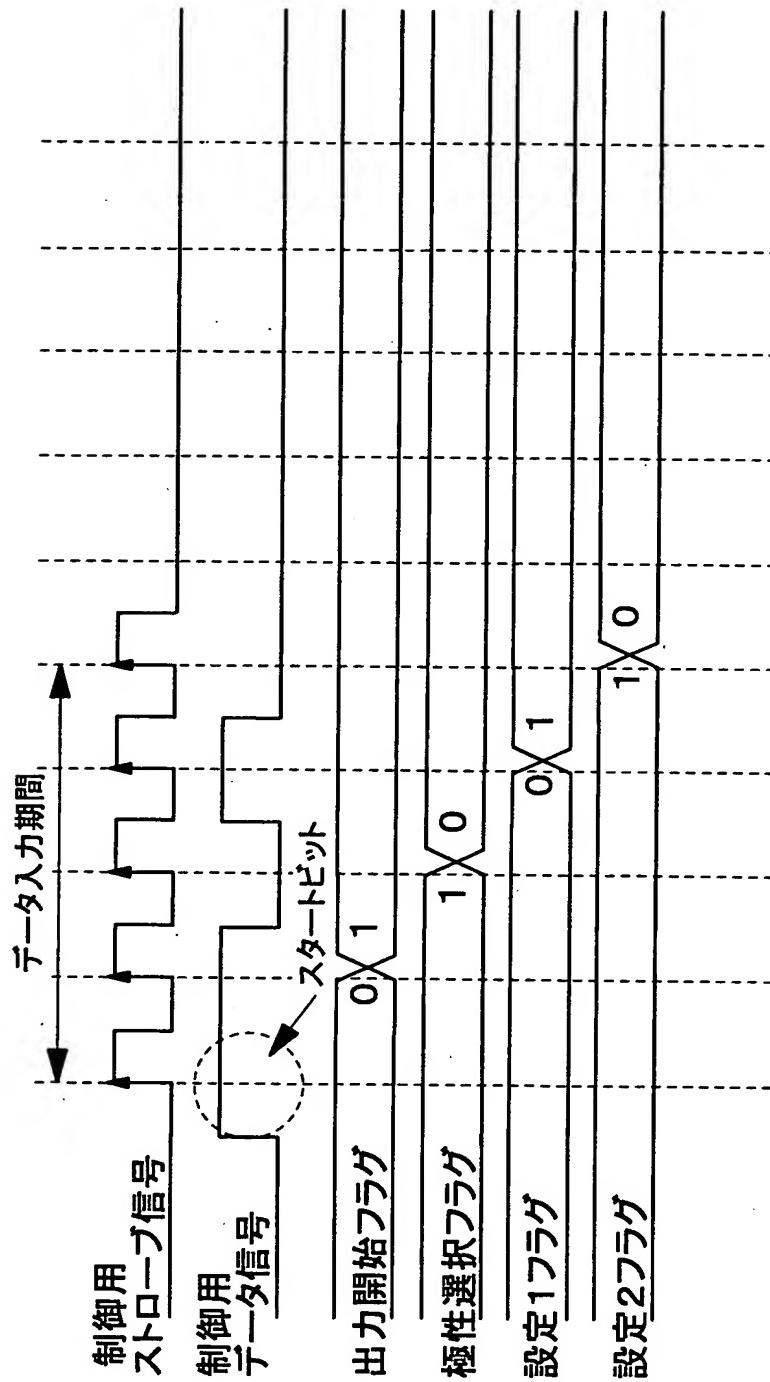
【図2】



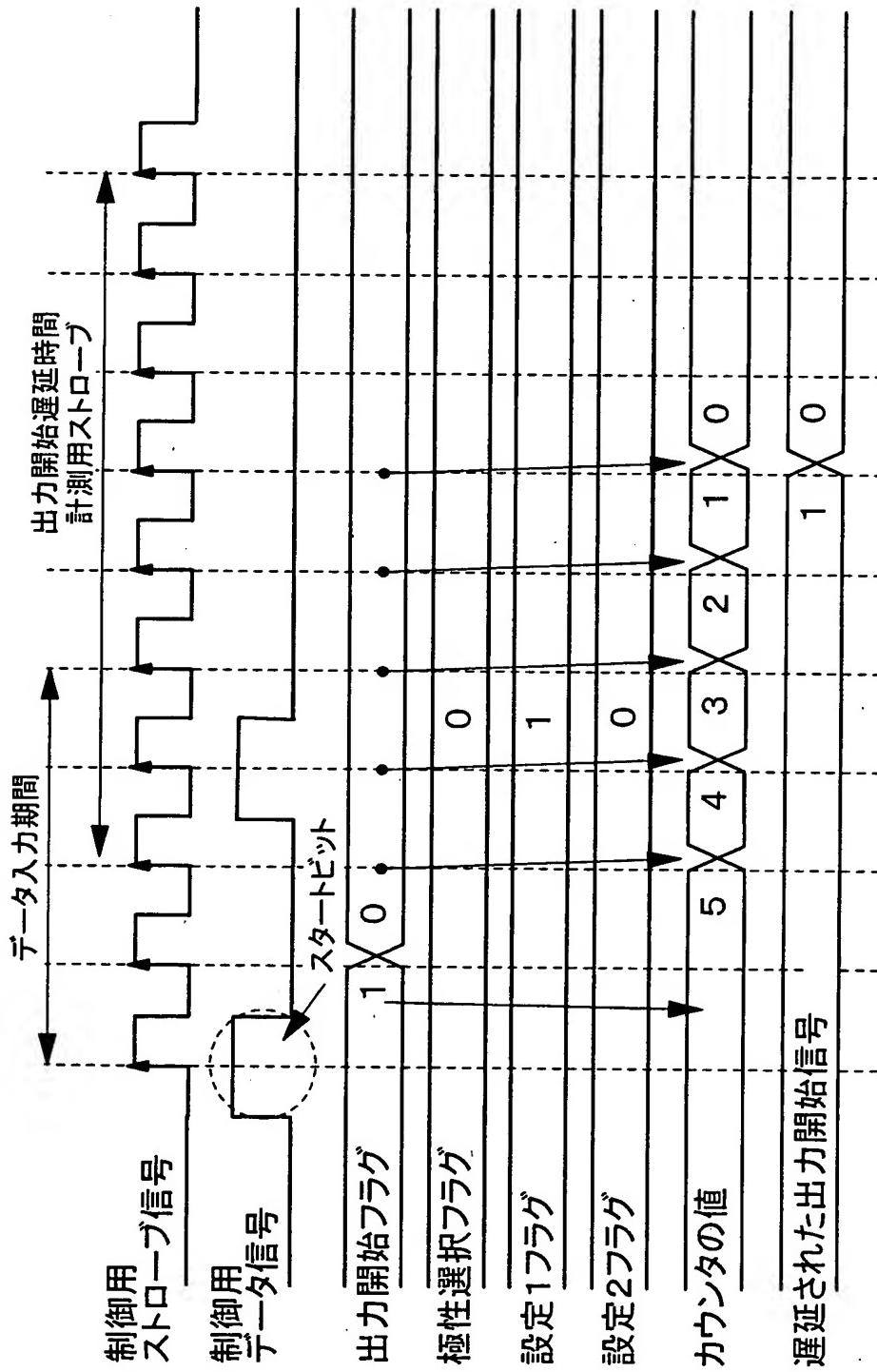
【図3】



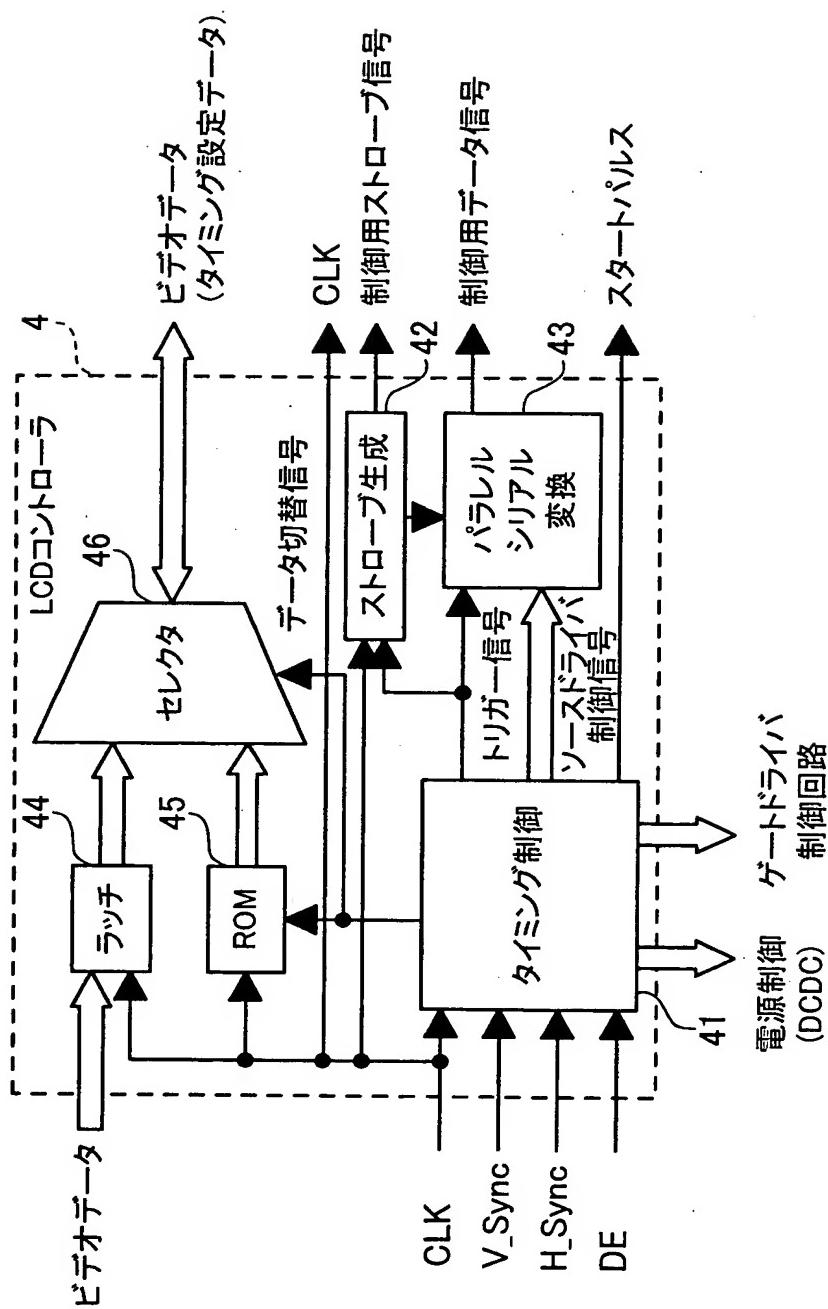
【図4】



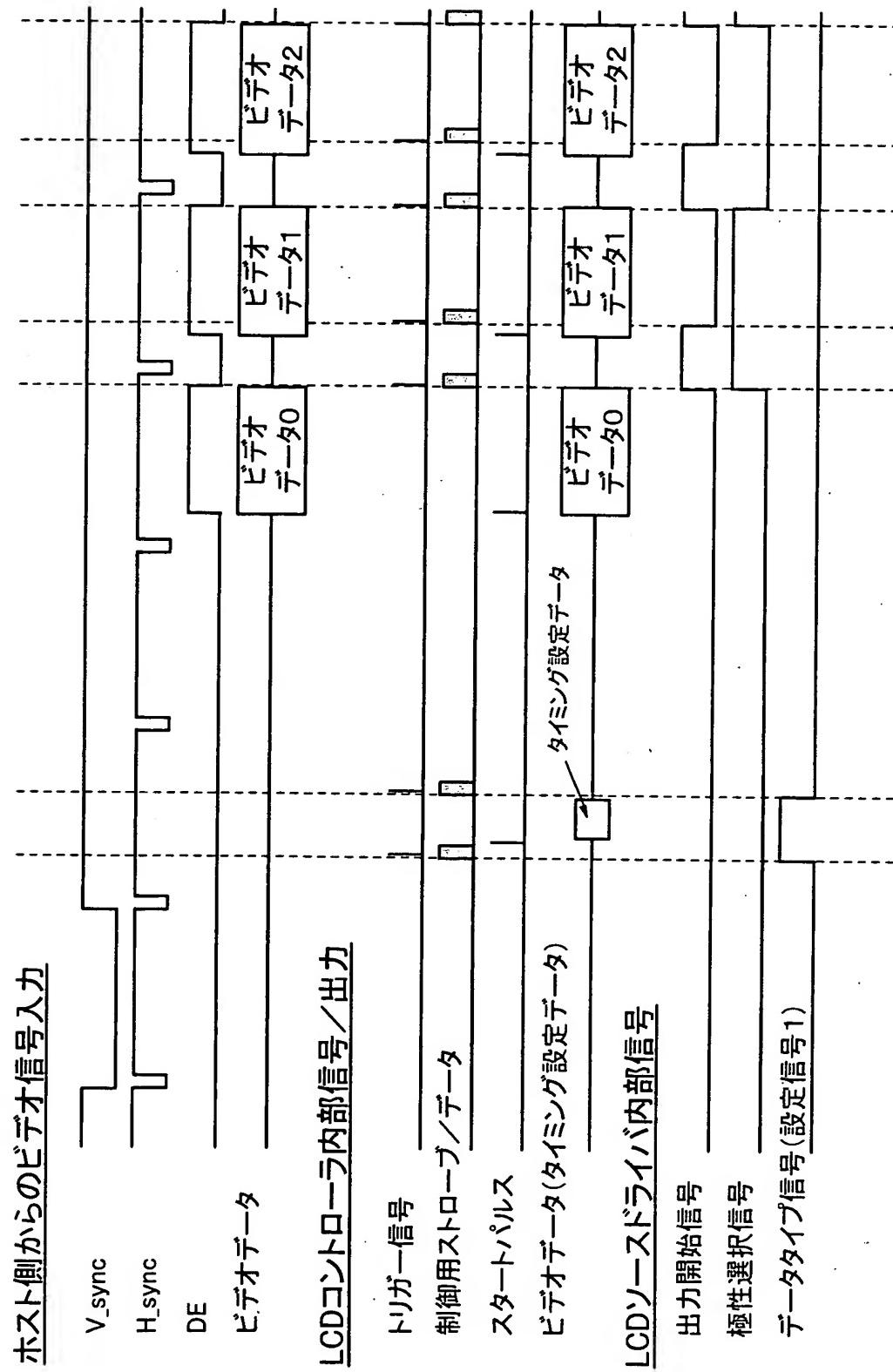
【図5】



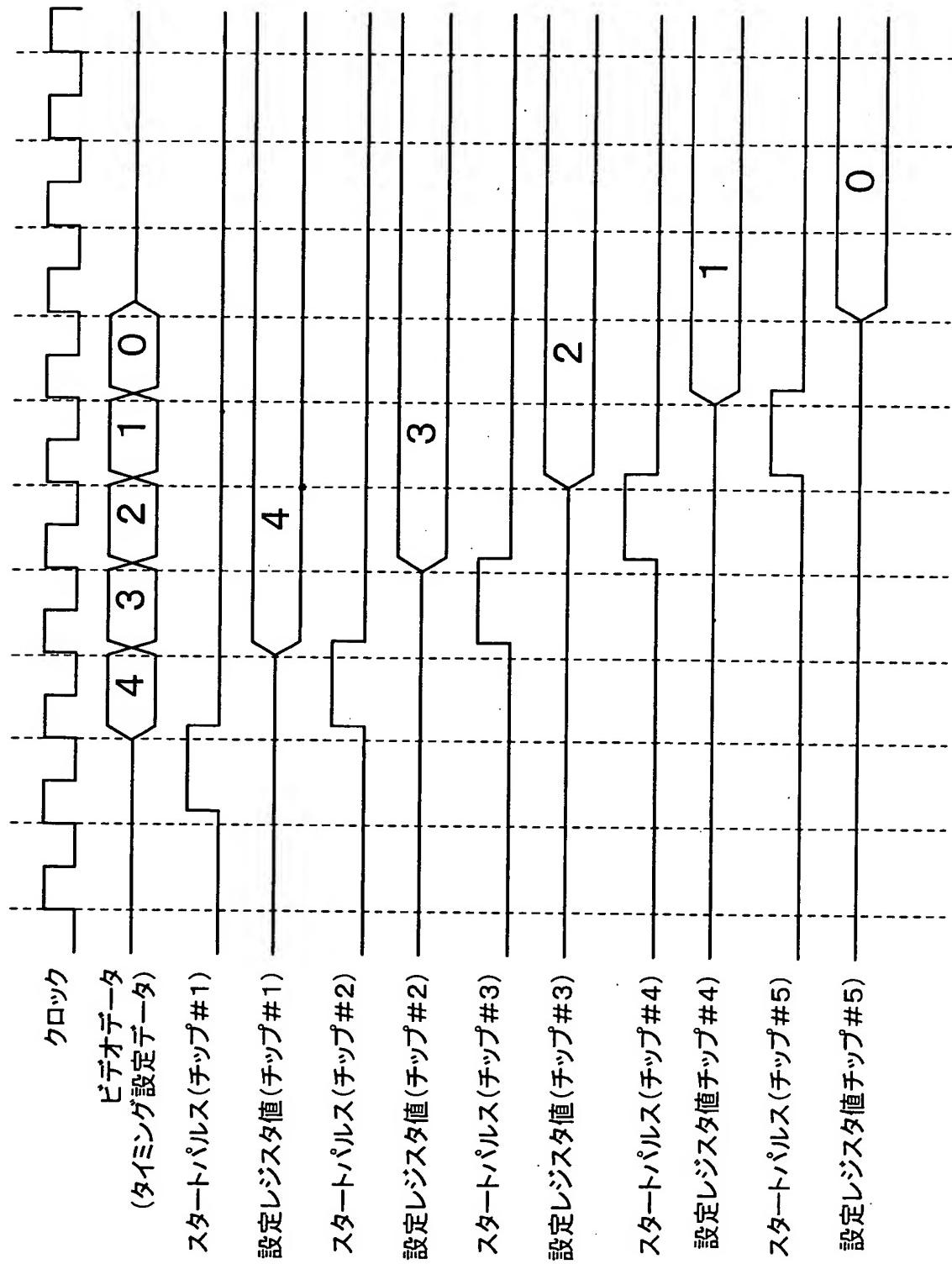
【図6】



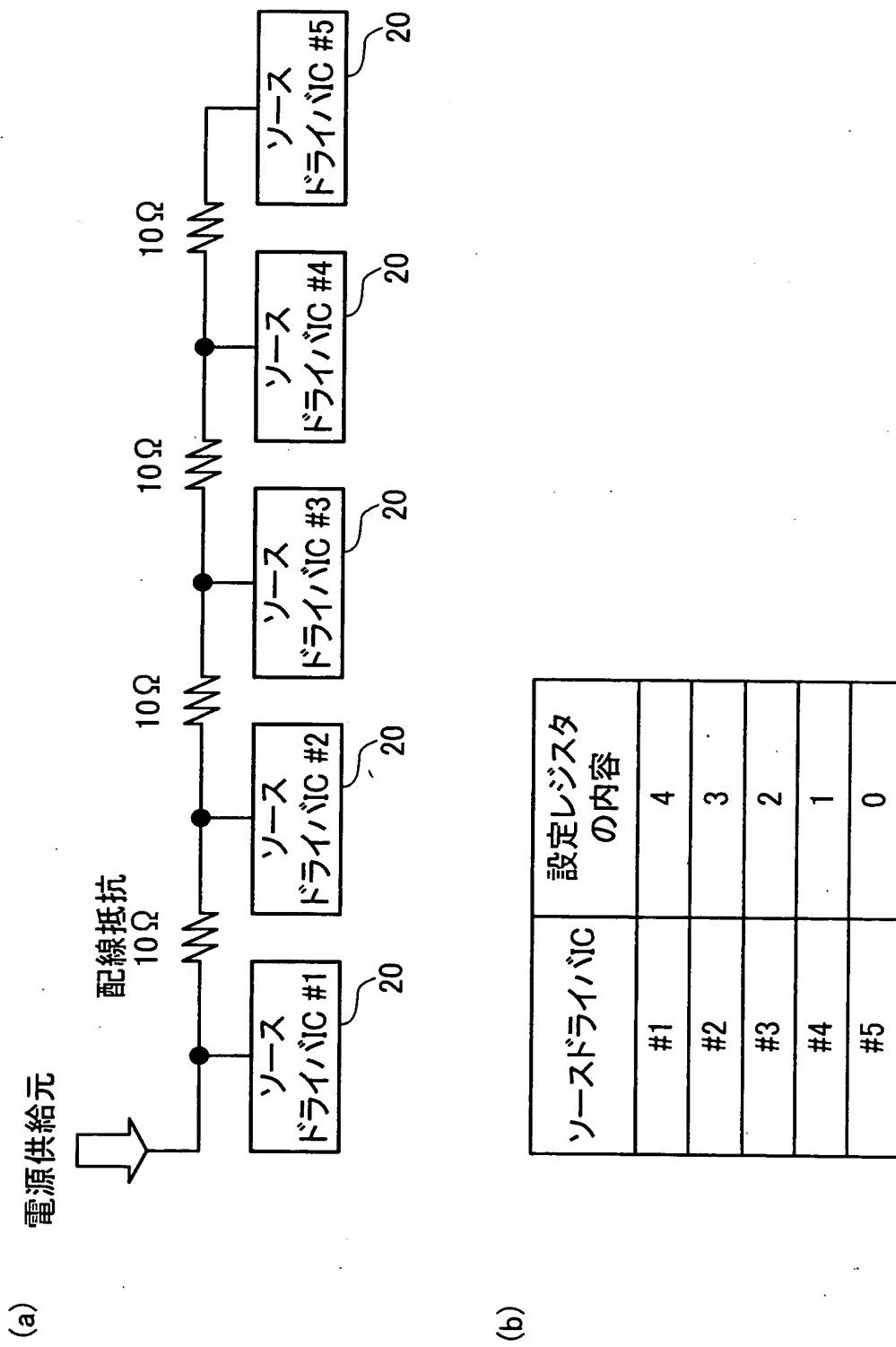
【図7】



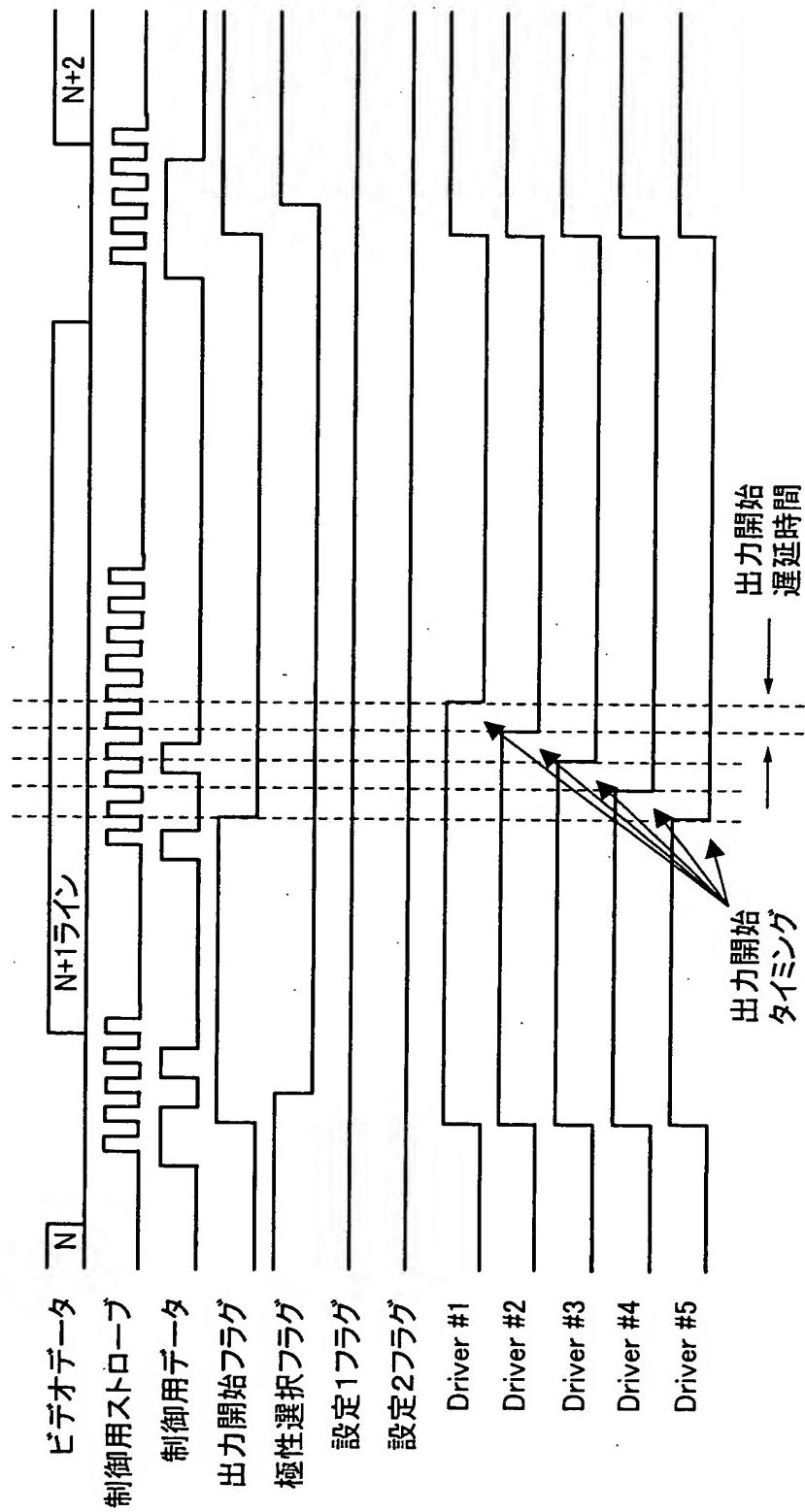
【図8】



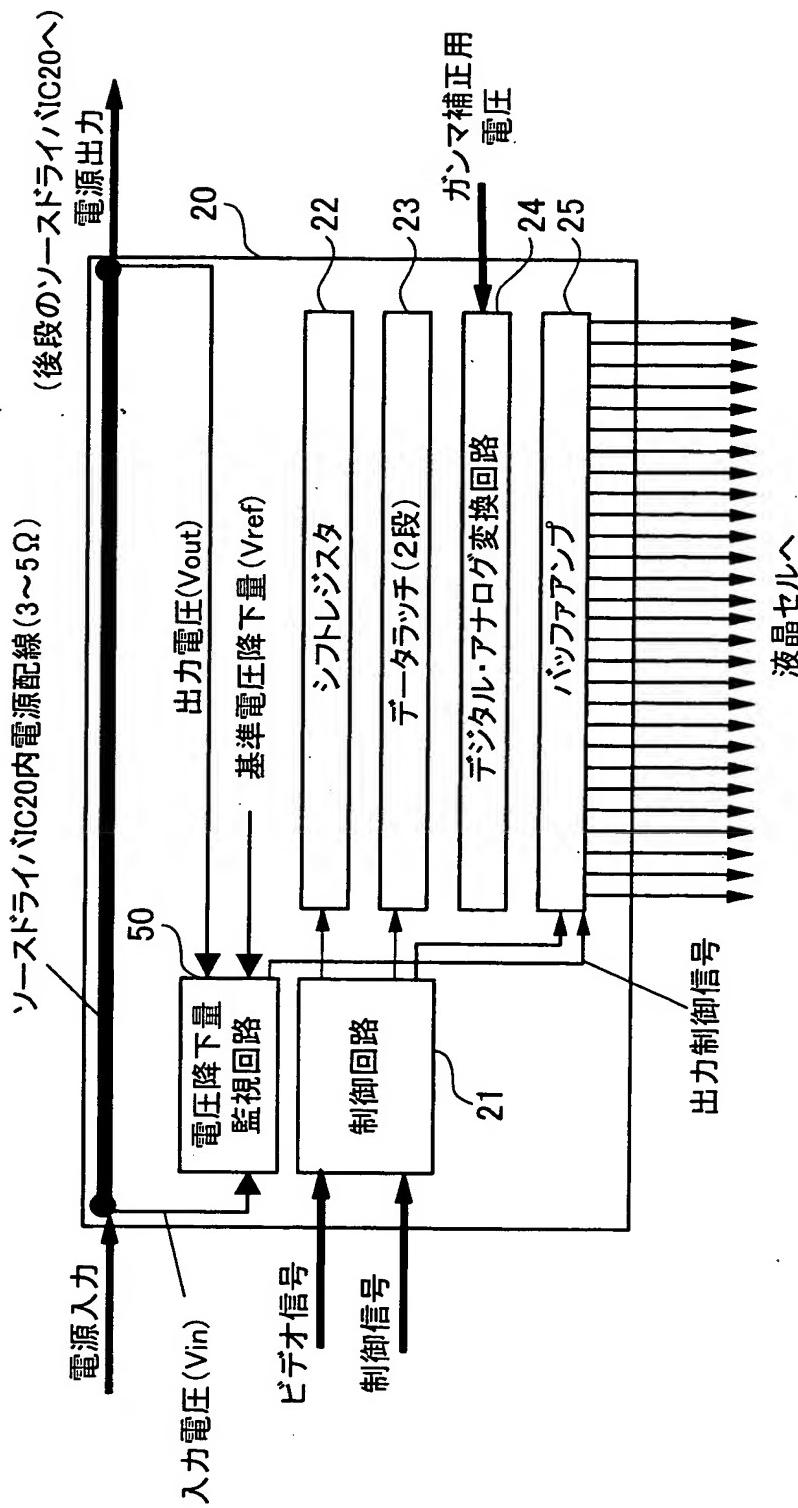
【図9】



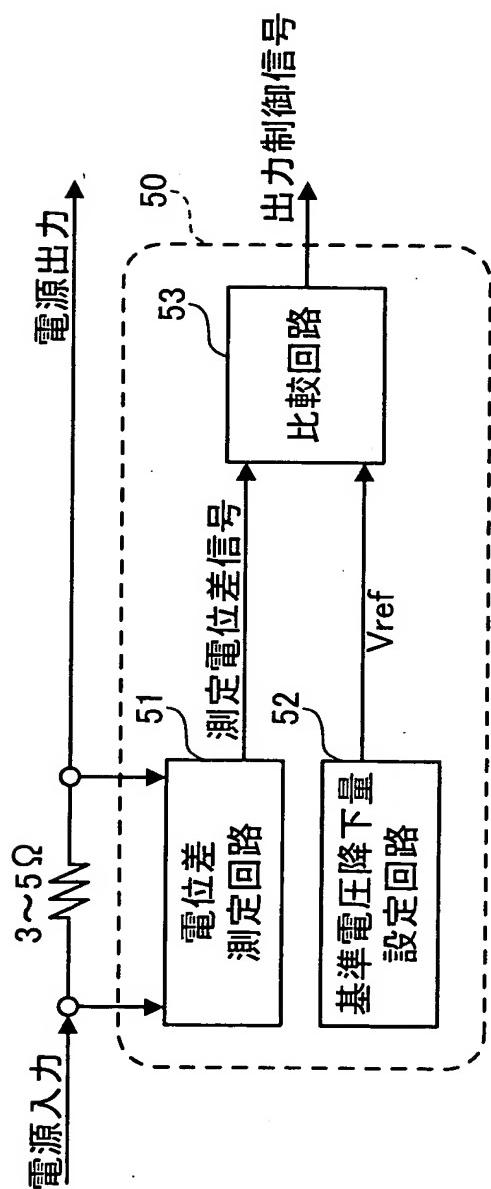
【図10】



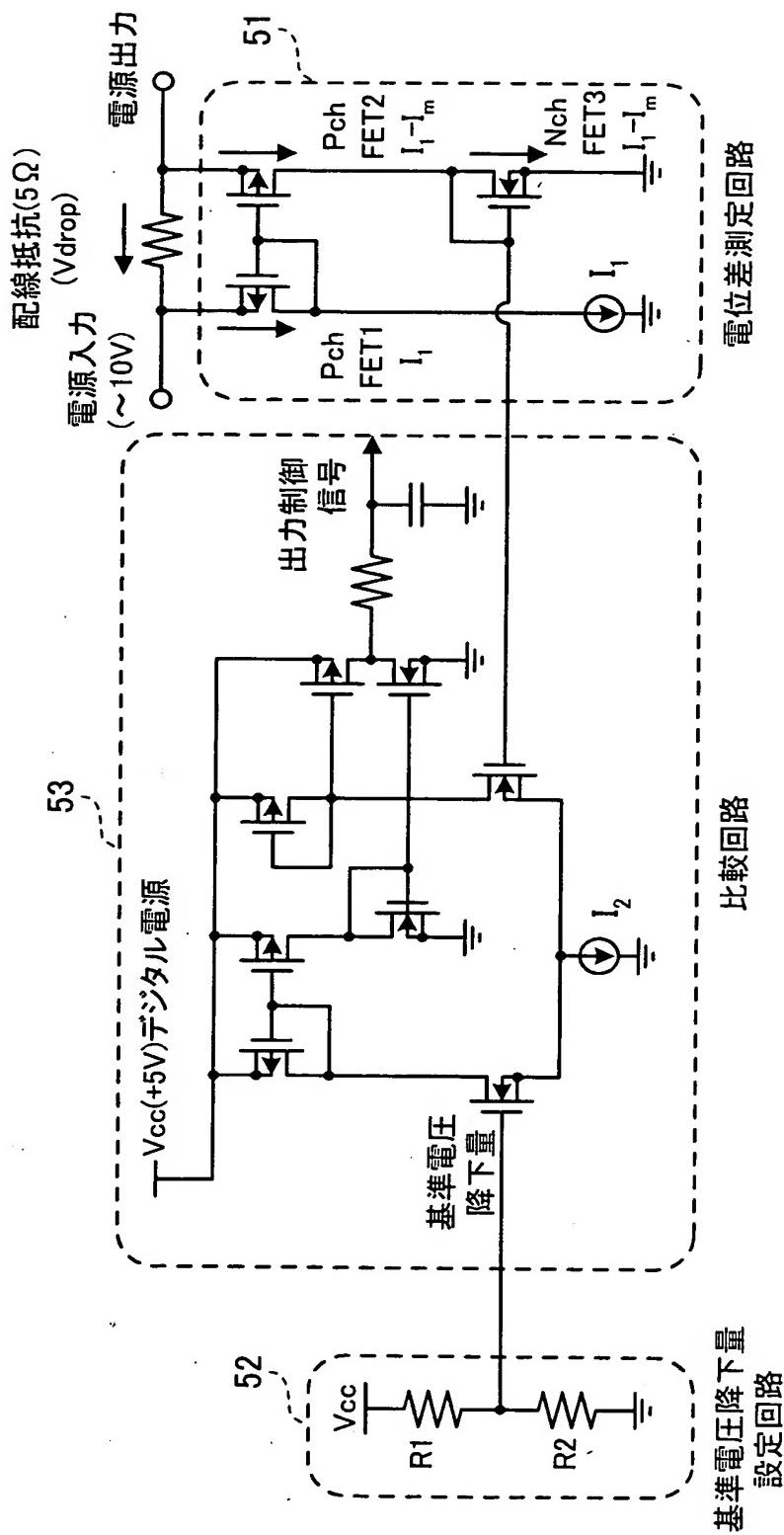
【図11】



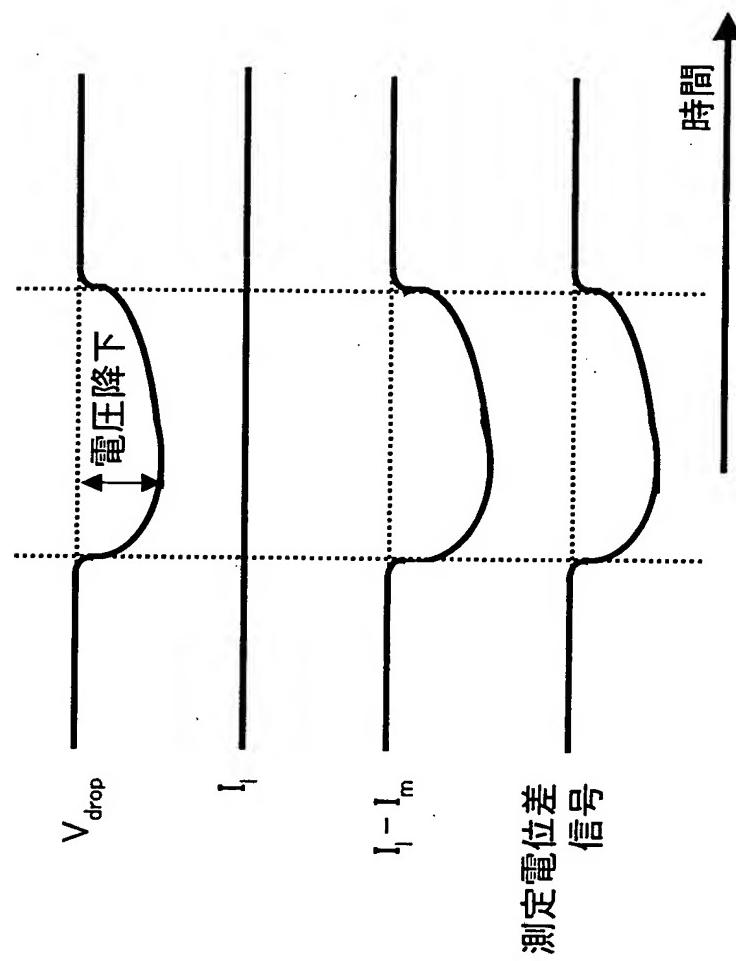
【図12】



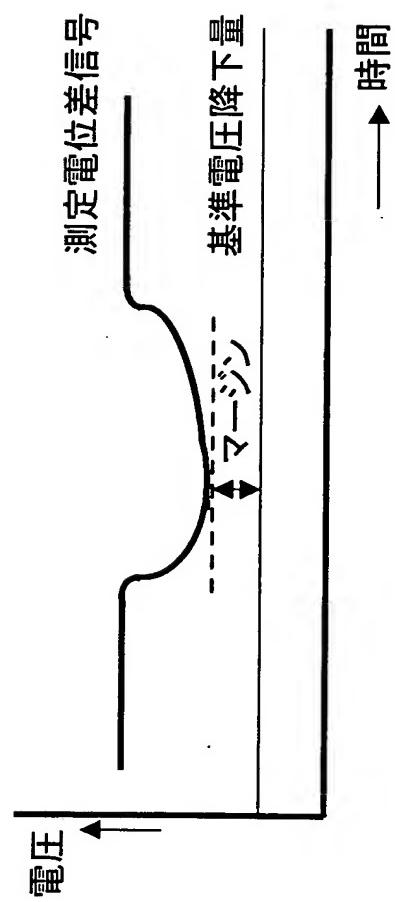
【図13】



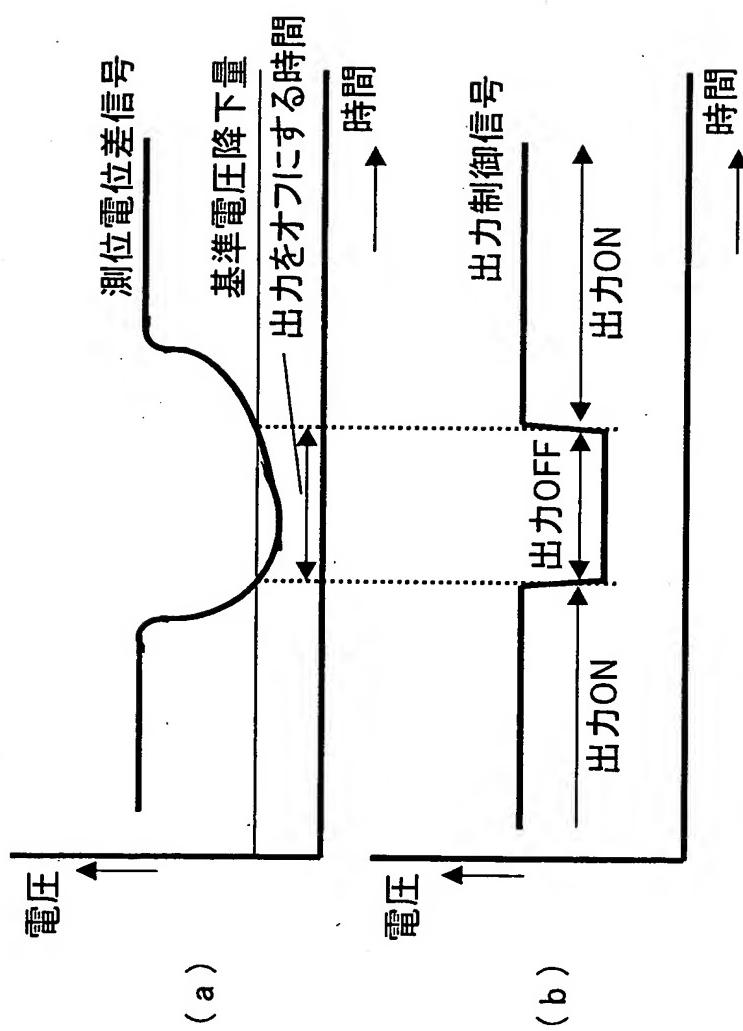
【図14】



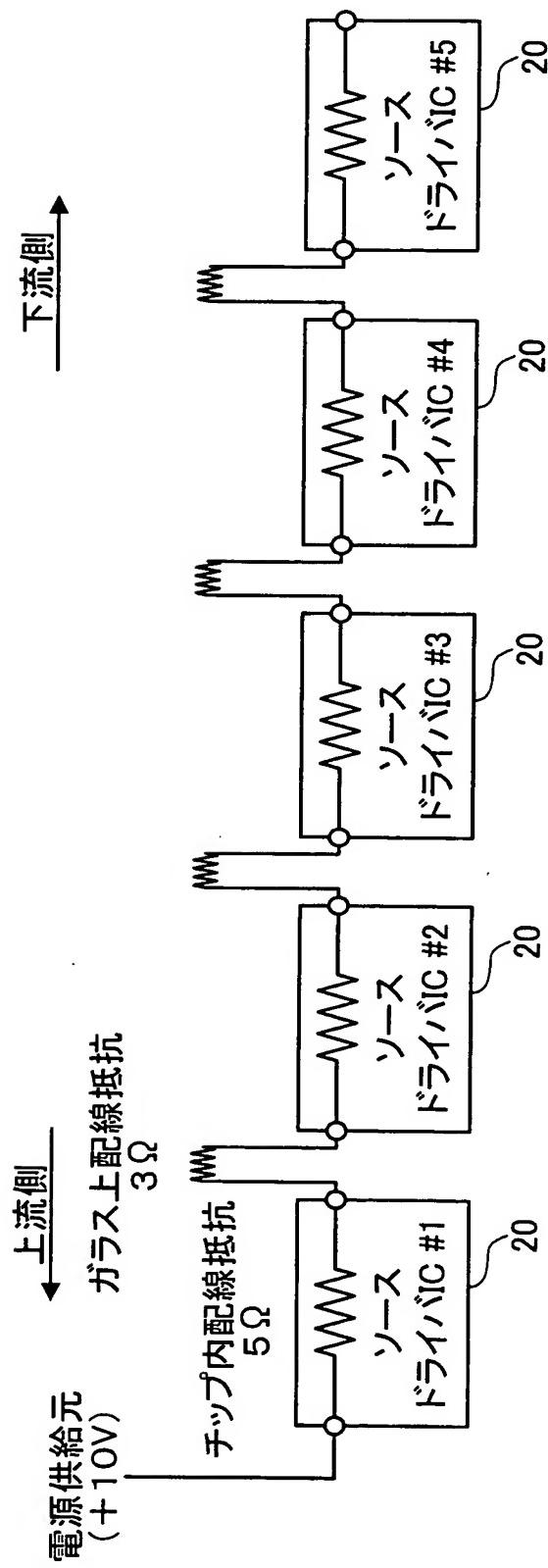
【図15】



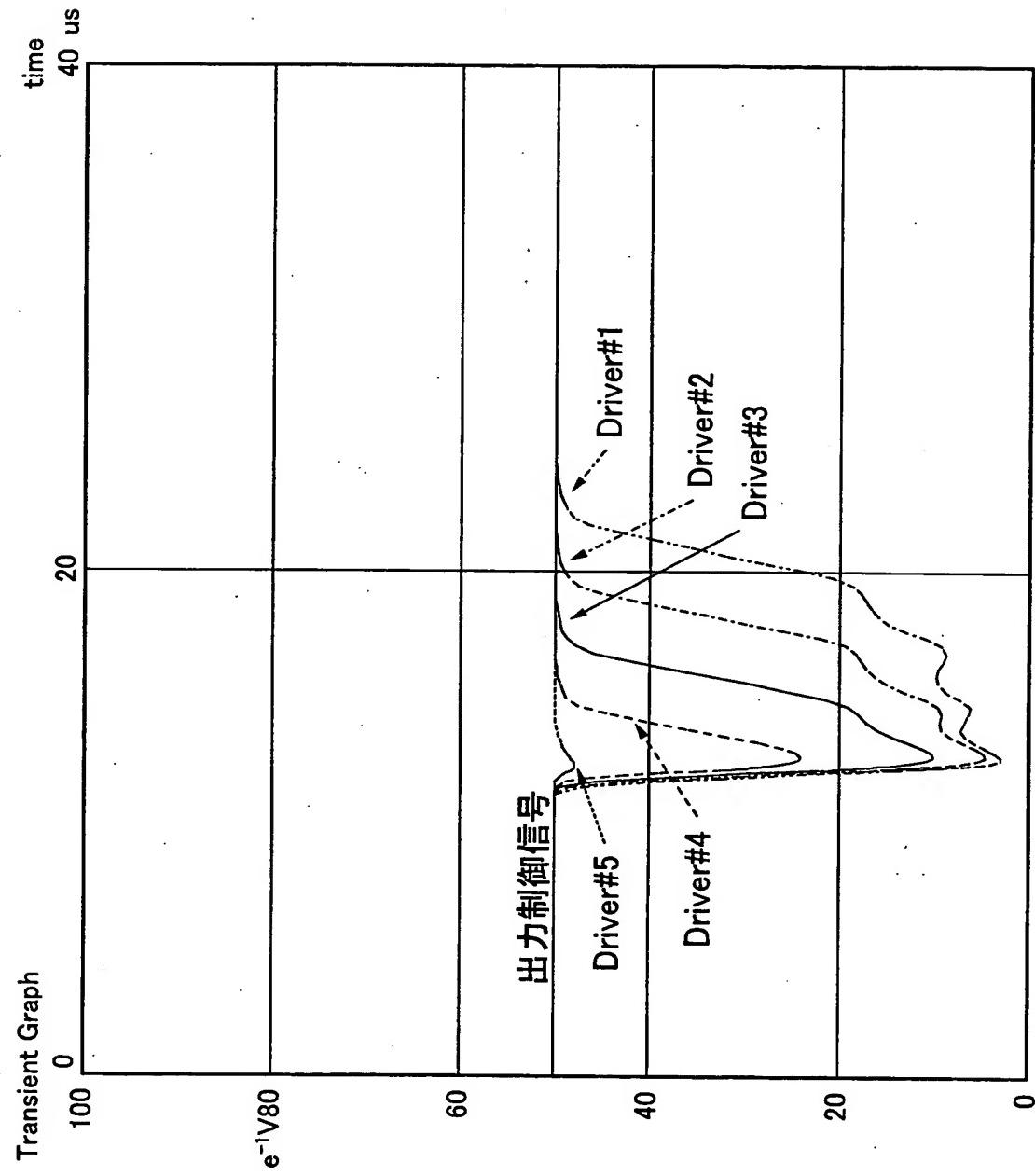
【図16】



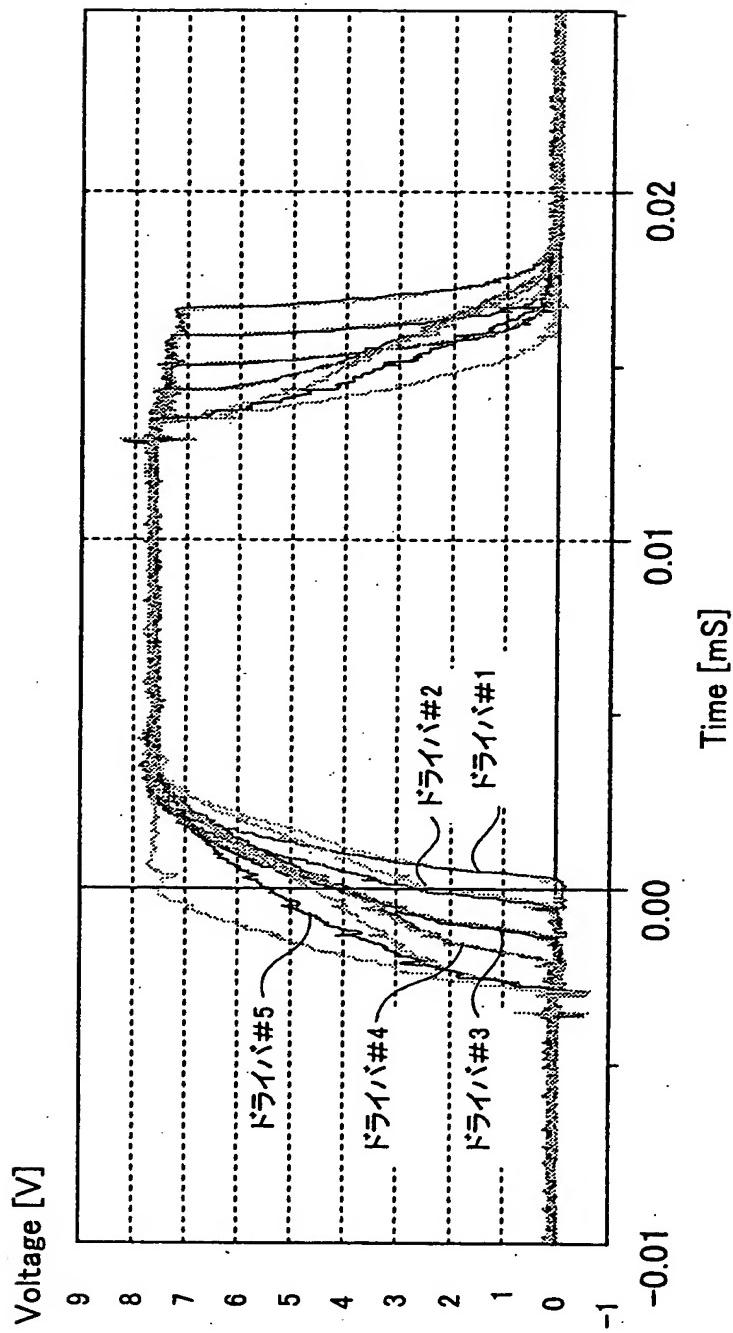
【図17】



【図18】

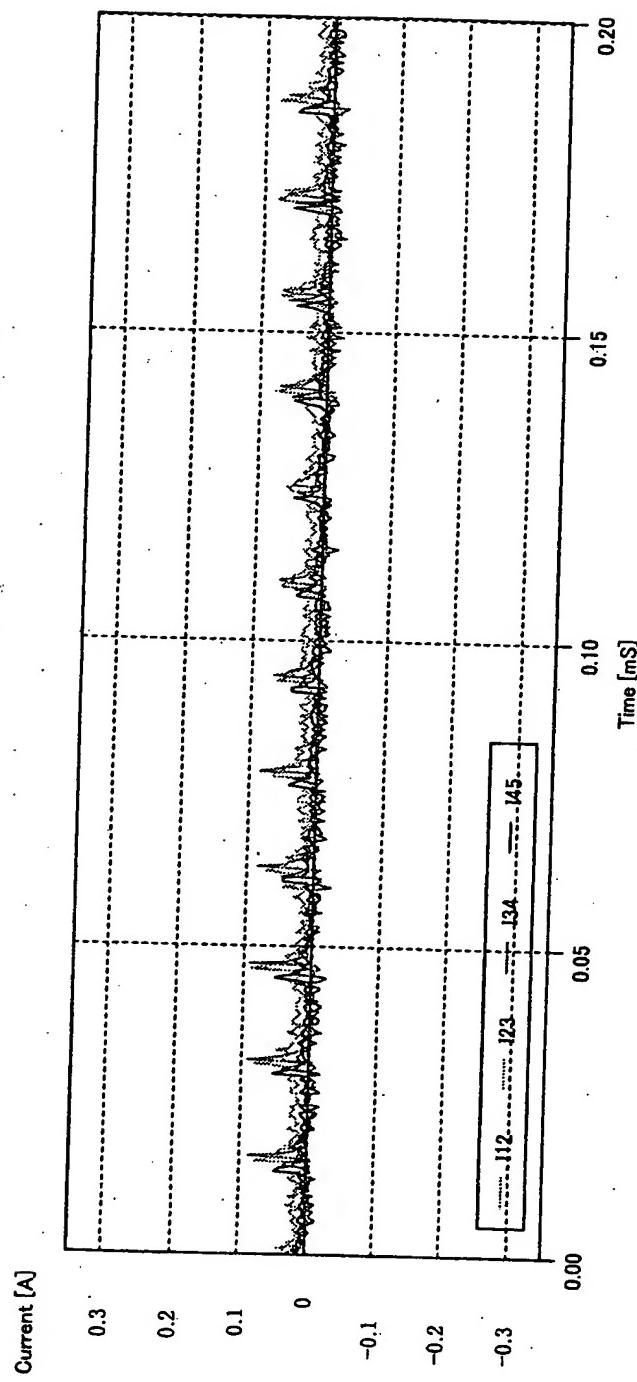


【図19】

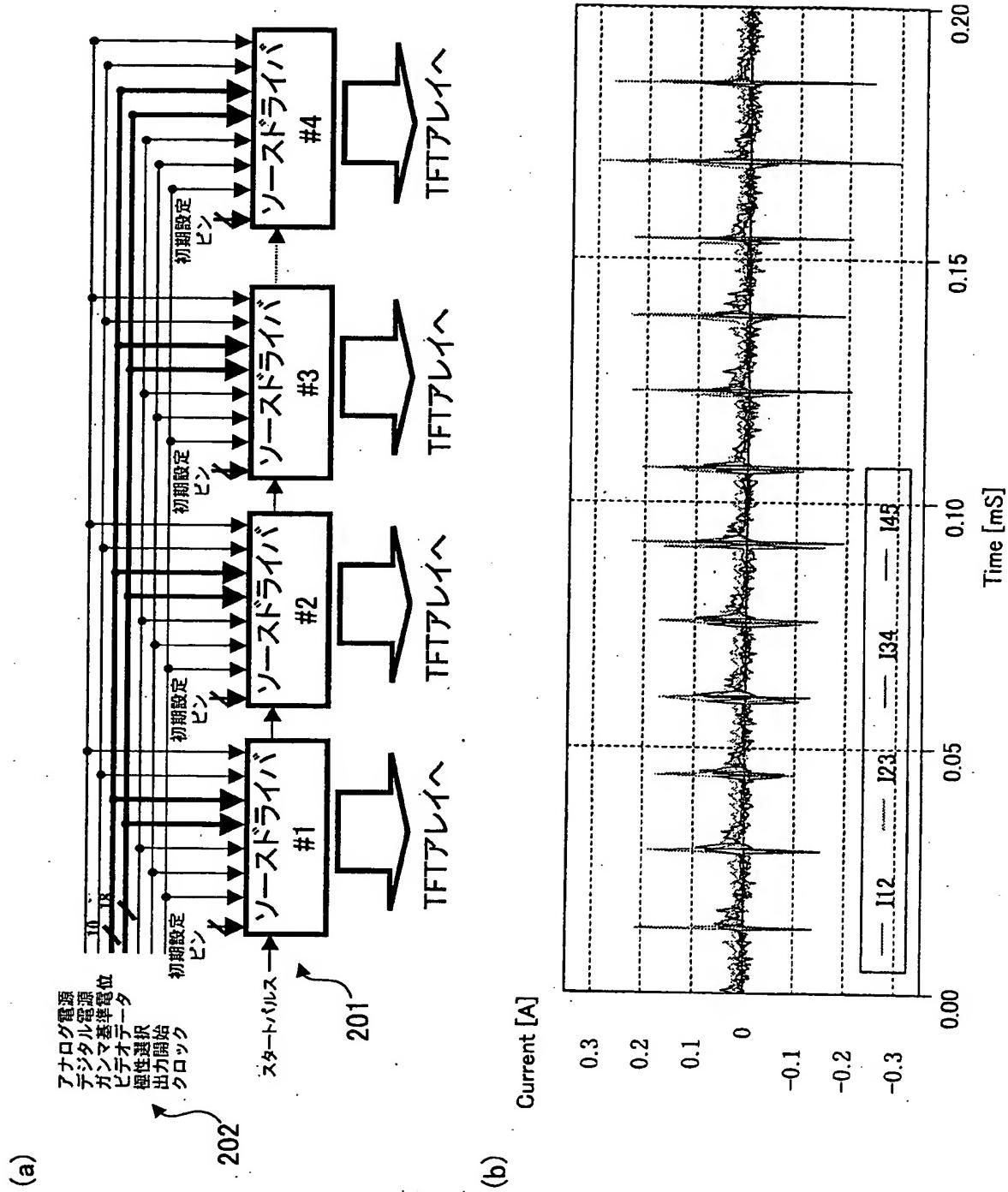


特2001-200190

【図20】



【図21】



【書類名】 要約書

【要約】

【課題】 LCDパネルにおいて十分な電流容量を確保できない配線を採用した場合であっても、電源配線の溶断等の問題を解決する。

【解決手段】 基板上に画像表示領域を形成する液晶セル2と、一筆書き状に電源が供給されるソースドライバIC20を用いて液晶セル2に対して電圧を印加するソースドライバ7と、ホスト側からビデオI/F3を介して受信した信号を処理してソースドライバIC20に供給すべき信号を出力するLCDコントローラ4とを備え、このソースドライバ7は、液晶セル2への書き込みを開始するタイミングを複数のソースドライバIC20の間で個々にずらして、消費電流の集中を避ける。

【選択図】 図1

出願人履歴情報

識別番号 [390009531]

1. 変更年月日 2000年 5月16日

[変更理由] 名称変更

住 所 アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)

氏 名 インターナショナル・ビジネス・マシーンズ・コーポレーション